

文章编号: 2096-1618(2019)01-0017-05

一种高性能 CMOS 温度传感器

宋登明, 陈 祝

(成都信息工程大学, 四川 成都 610225)

摘要:为解决现有 CMOS 温度传感器 Sigma-Delta-ADC 方案占用芯片面积较大、响应速度较慢等问题,设计了一种高性能 CMOS 温度传感器。利用 13 bit 计数器对压—频转换(V/F)电路的频率进行计数,摒弃传统方案的 Sigma-Delta ADC,意味着原本占芯片面积非常大的电容门阵列不复存在。CMOS 温度传感器的设计基于 CSMC 0.6 μm BCD 工艺,利用 Cadence IC5 完成仿真与优化。在 3.3 V 供电电源下、温度工作范围 $-40\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$,得到静态工作电流小于 200 μA ,温度分辨率 0.08 $^{\circ}\text{C}$,测温精度 $\pm 0.3\text{ }^{\circ}\text{C}$ 以及非常高的温度转化频率。

关键词:温度传感器; V_{PTAT} ; 压-频转换; 13 bit 计数器; D 触发器

中图分类号: TN42

文献标志码: A

doi: 10.16836/j.cnki.jcuit.2019.01.004

0 引言

CMOS 温度传感器^[1]主要由温度感应模块和数模转换器 ADC 两部分构成,将模拟的与温度成线性关系的电压或者电流转换成数字量^[2-4]。因为 ΔV_{BE} 有很好的线性度,且其对工艺不敏感,具有非常好的可重复性。因此被很多温度传感器用作温度感应的模块^[5-6]。

传统温度传感器通过 Sigma-Delta-ADC 实现转换, Sigma-Delta-ADC 具有分辨率高和精度高等特点,但由于其使用了电容阵列,消耗的版图面积较大,且其电路架构复杂,温度转化时间较长^[7-15]。为进一步提升 CMOS 温度传感器的性能,提出一种 CMOS 温度传感器,其电路图由图 1 给出。

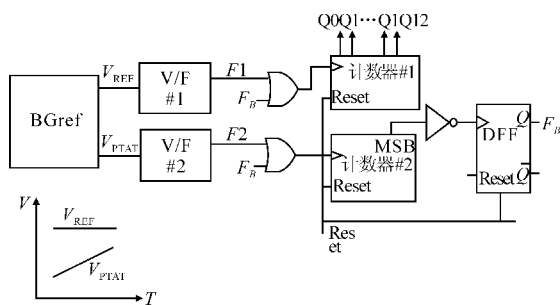


图1 高性能 CMOS 温度传感器

由于对压—频转换(V/F)电路的频率进行计数利用的是 13 bit 计数器,摒弃了传统方案的 Sigma-Delta-ADC,意味着原本占芯片面积非常大的电容门阵列不复存在,与传统的 CMOS 温度传感器相比,文中电路具有芯片面积小,方案易行和精度高等优点。

1 电路设计

1.1 原理分析

方案如图 1 所示,从 BGref 电路输出的 V_{PTAT} 和 V_{REF} ,再通过 V/F 电路将电压转化为频率 F_1 与 F_2 ,因为所需分辨率尽可能高,所以最后通过 13 bit 的计数器对频率进行计数,当计数器 2 的位数计满之后通过反馈让计数器 1 停止计数,那么:

$$\alpha V_{\text{PTAT}} = \frac{\Delta t}{8192} \quad (1)$$

$$\alpha V_{\text{REF}} = \frac{\Delta t}{K} \quad (2)$$

两式相除可得

$$\mu = \frac{K}{8192} = \frac{V_{\text{PATA}}}{V_{\text{REF}}} \quad (3)$$

其中 K 为计数器 1 的输出口, 8192 为计数器 2 计满之后的数值, Reset 为复位的信号。通过测得 K 就可以测试出温度, V_{PTAT} 采用与温度有关的一次近似表达式 $V_{\text{PTAT}} = kT/q$, 其中 k/q 为常数, n 为带隙基准中三极管比值,得最终温度 T 表达式为

$$T = A\mu + B \quad (4)$$

其中 A, B 分别为两个常数, $A \approx 669, B \approx -273.15$, 这样直接将温度转化为摄氏度输出。

1.2 带隙基准电路的设计

维持恒温特性是所有电路都希望具有的一种特性,设计的温度检测电路需要用到带隙基准电路产生

的基准电压、基准电流和与温度线性相关的电压,其实现电路如图2所示。

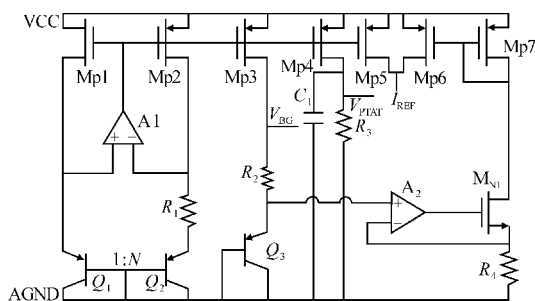


图2 带隙基准电路

图2中的PNP管都是寄生双极型晶体管, Mp1-Mp2为1:1的电流镜,电路使用Cascade电流镜和选择长沟道器件来减小失配。电阻上的压降应为

$$V_{R1} = V_{BE1} - V_{BE2} \quad (5)$$

则流经Mp1、Mp2管两条支路的电流为

$$I_1 = I_2 = (V_{BE1} - V_{BE2}) / R_1 = V_T \ln(N) / R_1 \quad (6)$$

它正比于绝对温度 T ,故称为PTAT电流。带隙基准源的输出电压为

$$V_{REF} = V_{BE3} + V_{R2} = V_{BE3} + V_T \ln(N) R_2 / R_1 \quad (7)$$

$$V_{PTAT} = V_T \ln(N) R_3 / R_1 \quad (8)$$

考虑到电源抑制比(PSRR)作为带隙的一个重要性能指标,可近似看作在基准输出 V_{REF} 路中,电源电压对输出的扰动为电阻 R_2 串联 Q_3 发射极阻抗在整条支路的分压。由于采用Cascade电流镜结构,电阻 R_2 和 Q_3 阻抗(V_T / I_{Mp3})相较于Cascade电流镜阻抗(gm_{ro1ro2})要小很多,所以电源电压的扰动影响对基准的输出要小很多,故该电路结构低频时PSRR较高。

1.3 压-频转换(V/F)电路的设计

V/F电路模块如图3所示,从BGref电路输出的 V_{PTAT} 和 V_{REF} ,将它们的电压大小通过V/F电路转化为频率 F_1 与 F_2 ,再送到13位的计数器对 F 进行计数。

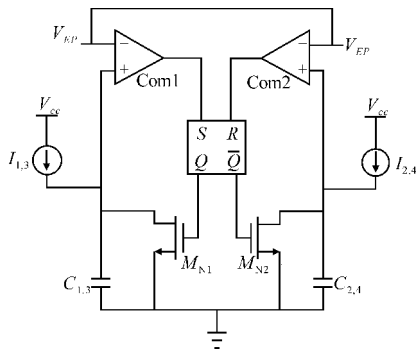


图3 压-频转换(V/F)电路

图3中 V_{EP} 分别代表 V_{PTAT} 或 V_{REF} ,由 I_{ref} 电流对

C_1 和 C_2 充电,而 M_{N1} 与 M_{N2} 组成放电的回路。当 C_1 在充电时候, C_2 在放电,电容电压波形由图4所示。

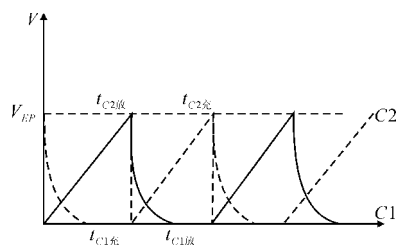


图4 电容充放电曲线

电容冲放电时间占空比为50%,此时根据图4可得:

$$t_{C1充} = t_{C1放} = \frac{CV_{EP}}{I} \quad (9)$$

$$\frac{2CV_{PTAT}/I}{2CV_{REF}/I} = \frac{V_{PTAT}}{V_{REF}} \quad (10)$$

$$t_{C1充} + t_{C1放} = \frac{\Delta t}{K} \quad (11)$$

从式(10)可以看出电容和电流的值可以抵消,故其对电路的影响基本可以忽略,这会使温度换算公式更加准确。

而在V/F电路中比较器的作用极为重要,其精度会影响转化的频率,因此文中V/F电路采用的是推挽输出比较器,具有高速、低传输延时等特点。

1.4 计数器电路的设计

根据以上模块的功能的描述,利用带隙基准电路产生PTAT电压与基准电压,将它们的电压大小通过V/F电路模块转化为频率 F_1 与 F_2 ,由于分辨率要求为0.1度,由上文所述公式最终可计算出至少需要13 bit计数器,为此采用13个D触发器级联好处在于位数扩展和缩减方便,面积较小。13 bit计数器工作后,计数器2的位数计满之后通过反馈让计数器1停止,13 bit的计数器模块如图5所示。

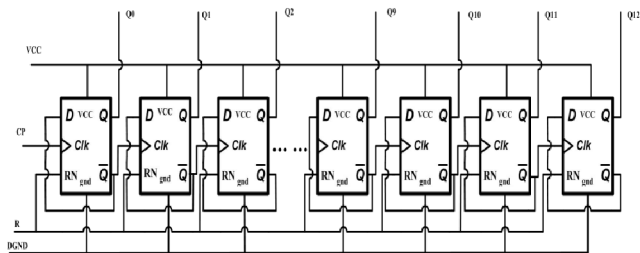


图5 13 bit 计数器模块

13个D触发器通过串联构成13 bit的计数器,上升沿有效的方式。其中Reset为复位的信号, $Q_0 \sim Q_{12}$ 为数字信号输出端。

2 误差分析与改进

2.1 电容 C 误差

如图 3 所示,充放电部分共有 4 个电容,若 $C_1=C_3+\Delta C_1$, $C_2=C_3+\Delta C_2$, $C_4=C_3+\Delta C_3$, 令 $C_3=C'$, 则温度计算公式变为

$$\frac{(C'+\Delta C_1)V_{PTAT}}{I}+\frac{(C'+\Delta C_2)V_{PTAT}}{I}=\frac{\Delta t}{8192} \quad (12)$$

即:

$$\frac{(2C'+\Delta C_1+\Delta C_2)V_{PTAT}}{I}=\frac{\Delta t}{8192} \quad (13)$$

同理可得 V_{REF} 处的计算公式变为

$$\frac{(2C'+\Delta C_3)V_{REF}}{I}=\frac{\Delta t}{K} \quad (14)$$

令 $2C'+\Delta C_3=C$, $2C'+\Delta C_1+\Delta C_2=C+\Delta C$, 则计算公式变为

$$\frac{(C+\Delta C)V_{PTAT}}{CV_{REF}}=\left(1+\frac{\Delta C}{C}\right)\frac{V_{PTAT}}{V_{REF}}=\frac{K}{8192} \quad (15)$$

误差因子为 $\Delta C/C$, 可见增大 C 的值有助于减小误差, 但是这会增大芯片的面积, 所以引起的误差与面积之间存在一个折中关系。

2.2 电流 I 误差

如图 3 所示, 共有 4 部分充电电流, 由于所用冲电流为带隙部分电流镜镜像引出, 所以存在电流镜失配所引起的误差。设 $I_1=I_3+\Delta I_1'$, $I_2=I_3+\Delta I_2'$, $I_4=I_3+\Delta I_3'$, 令 $I_3=I'$, 则温度计算公式变为

$$\frac{CV_{PTAT}}{I'+\Delta I_1'}+\frac{CV_{PTAT}}{I'+\Delta I_2'}=\frac{\Delta t}{8192} \quad (16)$$

即:

$$\frac{CV_{PTAT}(2I'+\Delta I_1'+\Delta I_2')}{(I'+\Delta I_1')(I'+\Delta I_2')}=\frac{\Delta t}{8192} \quad (17)$$

同理可得 V_{REF} 处计算公式变为

$$\frac{CV_{PTAT}(2I'+\Delta I_3')}{I'(I'+\Delta I_3')}=\frac{\Delta t}{K} \quad (18)$$

令 $(I'+\Delta I_1')(I'+\Delta I_2')=I_1+\Delta I_1$, $I'(I'+\Delta I_3')=I_1$, $2I'+\Delta I_3'=I_2$, $2I'+\Delta I_1'+\Delta I_2'=I_2+\Delta I_2$ 可得:

$$\frac{I_1}{I_1+\Delta I_1}\cdot\frac{I_2+\Delta I_2}{I_2}\cdot\frac{V_{PTAT}}{V_{REF}}=\frac{K}{8192} \quad (19)$$

通过使用长沟道 MOS 管和 Cascade 结构来改进误差。

2.3 小结

通过上述分析, 可得出最终精确结果为

$$\frac{C+\Delta C}{C}\left(\frac{I_1}{I_1+\Delta I_1}\frac{I_2+\Delta I_2}{I_2}\right)\frac{V_{PTAT}+\Delta V+\Delta V_{OSC}}{V_{REF}}=\frac{K+\Delta K}{8192} \quad (20)$$

其中 $V_{PTAT}=kT/q\ln(A+8)$, $\Delta V=I_{td}/c$, ΔV_{OS} 比较器失调电压, ΔK 为数字部分引起的误差, ΔC 为 V_{PTAT} 部分总的电容相对于 V_{REF} 部分总的电容的相对误差, I_1 、 I_2 、 ΔI_1 、 ΔI_2 由前面部分公式可得, $V_{REF}=V_{BG}$, 其表达式为

$$V_{REF}=V_{BE,Q1}+\Delta V_{BE}+\frac{kT}{q}\Delta R_{sh}+p(1+\Delta R)\left\{\frac{kT}{q}\ln n+V_{OS}+V_{OS,Q}\right\} \quad (21)$$

3 仿真结果分析

3.1 温度系数仿真

仿真的温度范围是 $-40\text{ }^{\circ}\text{C}\sim 125\text{ }^{\circ}\text{C}$, 仿真方法是对电路直接进行 DC 温度扫描, 看输出的电压随温度的变化大小, 结果如图 6 所示。

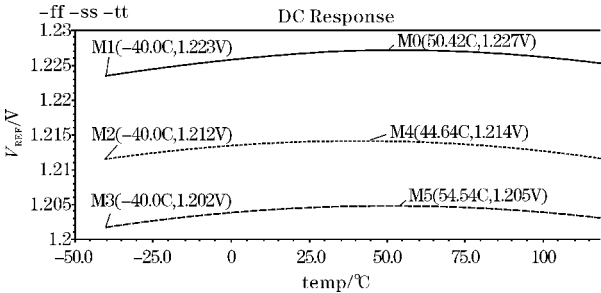


图 6 各工艺角下带隙的输出电压随着温度的变化情况

由温度计算公式:

$$TC=\frac{V_{REF,max}-V_{REF,min}}{(T_{max}-T_{min})\times V_{REF,average}}\times 10^6$$

可得到表 1 所述的温度系数。

表 1 温度系数、电压在不同工艺角下的变化情况

工艺角	电压变化/mV	温度变化/ $^{\circ}\text{C}$	输出电压/V	温度系数/(ppm/ $^{\circ}\text{C}$)
tt	2	165	1.21	10.02
ff	3	165	1.20	15.15
ss	4	165	1.22	19.87

3.2 带隙电源抑制比(PSRR)仿真

通过仿真图可见, 在低频(10 Hz)时 PSRR 为 -75 dB , 1 kHz 时为 -51 dB , 在 10 kHz 处约为 -30 dB , 具有良好的稳定性。

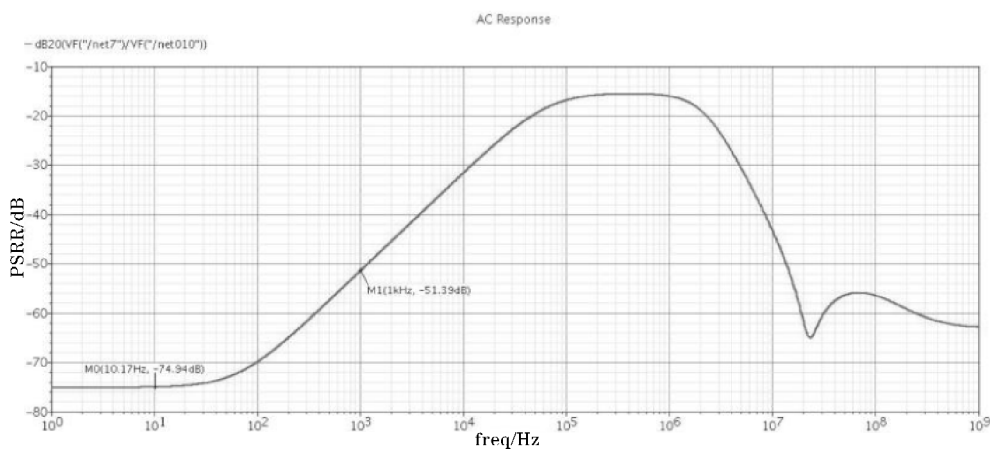


图 7 带隙电源抑制比

3.3 整体电路仿真

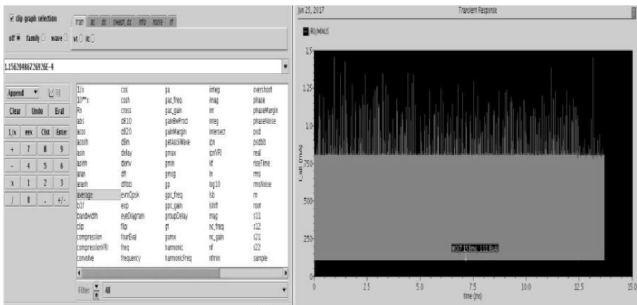


图 8 27 °tt 工艺角总体功耗仿真

如图 8 所示为整体电路工作时的总电流仿真,仿真环境为 27°tt 工艺角,总工作时间为 13.7 ms,静态电流的功耗为 112 μA ,求得加上动态的功耗后平均值为 116 μA 。

如图 9 所示仿真环境为 125°ff 工艺角,在此条件下

时电流为最大值,总工作时间为 5 ms,静态电流的功耗为 176.8 μA ,求得加上动态的功耗后平均值为 181 μA 。

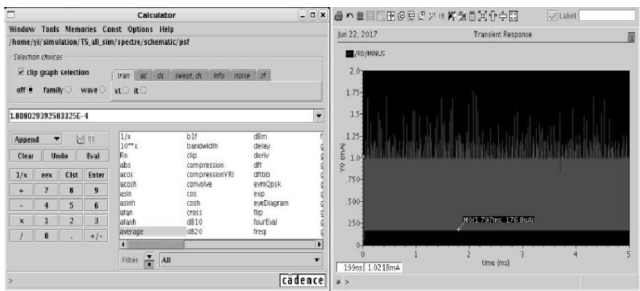


图 9 125 °ff 工艺角总体功耗仿真

设置不同的温度点,对整个电路进行瞬态仿真,根据该温度下的计数器输出,通过式(4)计算此温度大小,共测试了 6 个温度点,每一个温度点下 3 个 Corner,得到结果如表 2 所示。

表 2 仿真结果

						℃
温度	ss 下所测温度	误差	tt 下所测温度	误差	ff 下所测温度	误差
125	123.08	-1.92	125.04	0.04	125.44	0.44
90	88.12	-1.88	90	0	90.66	0.66
55	53.27	-1.67	55.06	0.06	50.80	0.8
20	18.55	-1.45	20.18	0.18	21.16	1.16
-15	-16.21	-1.21	-14.83	0.17	-13.68	1.32
-40	-41.11	-1.11	-39.81	0.19	-38.67	1.33

4 结论

表 3 电路性能总结

工艺	CSMC 0.6 μm BCD 工艺
供电电压	3.3 V
静态电流	115 μA @ T=27 °C 176.8 μA @ T=125 °C (ff)
温度范围	-40 °C ~ 125 °C
温度分辨率	0.08 °C
测温精度	0.3 °C
温度转化时间	最快 6 ms/次,最慢 25 ms/次

设计的 CMOS 温度传感器基于 CSMC 0.6 μm BCD 工艺,利用 Cadence IC5 完成仿真与优化。

如表 3 所示,电路具有低的静态电流、高温工作范围、高温分辨率、测温精度高以及相应速度极快等特点,具有良好的性能。

致谢:感谢成都信息工程大学引进人才项目(KYTZ201713)对本文的资助

参考文献:

[1] 周诗伟,毛陆虹,王倩,等. 集成于无源 UHF RFID

- 标签的超低功耗 CMOS 温度传感器[J]. 传感技术学报,2013(7):940-945.
- [2] 孔谋夫.一种采用 CDS 电路的高精度 CMOS 温度传感器[J]. 传感技术学报,2012(7):907-910.
- [3] 刘宇飞,杨涛,梁蓓,等. CMOS 温度传感器校准算法设计与实现[J]. 电子产品世界,2012(4):30-31.
- [4] 张欢,毛陆虹,王倩,等. 集成于无源 UHF RFID 标签的高分辨率 CMOS 温度传感器[J]. 传感技术学报,2011(11):1526-1531.
- [5] 李勃,毛陆虹,张世林,等. 集成于无源 UHF RFID 标签的宽温测范围 CMOS 温度传感器[J]. 传感技术学报,2014(5):581-586.
- [6] 林荣,蔡敏,黄伟朝,等. 新型低功耗 CMOS 片上温度传感器设计[J]. 传感技术学报,2011(7):981-985.
- [7] 王慧,赵国超,金鑫,等. 基于分段融合的压阻式传感器温度补偿方法[J]. 传感技术学报,2018(4):562-566.
- [8] 田安红,付承彪. 温度传感器的智能监控系统设计[J]. 实验室研究与探索,2018(3):79-82.
- [9] 杨小奇,万建军,刘文江. 一种面积小功耗低的温度传感器设计[J]. 集成电路应用,2018(4):36-39.
- [10] 贾超,蔡杰,熊朝辉. 一种温度传感器及动态校准方法[J]. 中国科技信息,2017,23.
- [11] Boston, MA, USA. A sub- μ W CMOS temperature to frequency sensor for implantable devices[J]. IEEE,2017(8):6-9.
- [12] IEEE Circuits and Systems Society. A 0.6V 75nW All-CMOS Temperature Sensor With 1.67m $^{\circ}$ C/mV Supply Sensitivity [J]. IEEE, 12 June,2017.
- [13] Kyoto, Japan. A CMOS temperature sensor with a 49fJK2 resolution FoM[J]. IEEE,2017.
- [14] IEEE Sensors Council. An Energy-Efficient Frequency-Domain CMOS Temperature Sensor With Switched Vernier Time-to-Digital Conversion[J]. IEEE,2017.
- [15] IEEE Industrial Electronics Society. An Accurate BJT-Based CMOS Temperature Sensor With Duty-Cycle-Modulated[J]. IEEE. Output,2016.

A High-performance CMOS Temperature Sensor Source

SONG Dengming, CHEN Zhu

(Chengdu University of Information Technology, Chengdu 610225, China)

Abstract: A high performance CMOS temperature sensor is designed to solve the problem of large chip area and slow response of the existing CMOS temperature sensor Sigma-delta-ADC program. Using a 13-bit counter to count the frequency of a V-F conversion (V/F) circuit, the Sigma-Delta-ADC of the conventional solution is discarded, meaning that capacitance gate arrays, which originally occupied a very large chip area, no longer exist. The CMOS temperature sensor is based on the CSMC 0.6 μ m BCD process and is emulated and optimized using Cadence IC5. Under 3.3 V power supply and working temperature is $-40^{\circ}\text{C} - 125^{\circ}\text{C}$, the working current is less than 200 μA , the temperature resolution is 0.08°C , temperature measurement accuracy is $\pm 0.3^{\circ}\text{C}$ and very high temperature conversion frequency.

Keywords: temperature sensor; V_{PTAT} ; pressure frequency conversion; 13bit counter; D flip-flop