

文章编号: 2096-1618(2020)03-0275-04

一种高精度过温保护电路的设计

胡 扬, 聂 海

(成都信息工程大学, 四川 成都 610225)

摘要:基于 CSMC. 25 μm BCD 工艺模型和 BG 电路结构中的三极管 V_{BE} 的负温度系数, 与恒流源和数据选择器所产生的高低阈值电压的比较, 得到一种高精度的过温保护电路。通过 Cadence IC51 Spectre 软件仿真平台仿真验证, 在典型的模型 (tt) 仿真情况下, 当温度大于 $166.4\text{ }^{\circ}\text{C}$ 时, 输出由低变高, 控制信号迫使整个芯片关断; 当温度低于 $132\text{ }^{\circ}\text{C}$ 时, 输出电平由高转为低, 电路恢复正常工作状态。设置的电源电压范围在 $3.7\sim 5\text{ V}$ 时, 过温的阈值变化仅为 0.3 V , 由此可见温度的变化精度高。

关键词:高精度; 过温保护; 阈值电压; BCD 工艺

中图分类号: TN433

文献标志码: A

doi: 10. 16836/j. cnki. jcuit. 2020. 03. 005

0 引言

随着 IC 产业的需求越来越大, 各种芯片也应运而生, 芯片的保护机制也就变的非常重要。加上芯片的集成度越来越高, 芯片上电, 各个模块就正常工作, 在消耗电流、电压的同时也会产生热, 过高就会损害芯片, 许多元器件便会因此失效。所以温度保护机制也就显得非常重要^[1]。而且温度对电路的可靠性、稳定性等都有着很大的影响, 所以在芯片里都会设计各种保护电路, 用来确保芯片的正常工作, 而过温保护电路就是其中的一种结构^[2]。它会有一定的迟滞温度范围, 超过这个范围芯片就会处于关闭状态, 等待温度恢复到正常重新开始工作。

设计一款精度较高的温度保护电路, 主要就是利用三极管的负温度系数这个特性和带隙产生的零温度系数的输出电压, 搭建一个控制电路产生高、低阈值电压, 从而实现温度保护。

1 电路原理分析和设计

1.1 带隙基准

带隙基准是许多芯片中必不可少的一部分, 主要是可以提供与温度、工艺等无关的稳定输出基准电压。文中的带隙基准^[3]由启动电路、偏置电路、基准电路构成。三极管的温度特性如下:

$$\frac{\partial V_{\text{BE}}}{\partial T} = \frac{V_{\text{BE}} - (4+m)V_T - E_g/q}{T} \quad (1)$$

正温度系数公式如下:

$$\Delta V_{\text{BE}} = V_T \ln\left(\frac{i_0}{I_{\text{S1}}}\right) - V_T \ln\left(\frac{i_0}{I_{\text{S2}}}\right) = V_T \ln(n) \quad (2)$$

由于 A 和 B 两个端点的电压相等, 故可以得到如下的等式:

$$V_{\text{BE}} = IR + V_{\text{BE}} \quad (3)$$

$$I = \frac{V_T \ln(n)}{R} \quad (4)$$

通过以上计算输出基准电压的表达式:

$$V_{\text{REF}} = \frac{R_2}{R_4} V_T \ln(n) + V_{\text{BE1}} = \frac{R_3 + R_4}{R_4} V_T \ln(n) + V_{\text{BE2}} \quad (5)$$

其中: 三极管为了匹配, 取 $N=8$, V_T 的表达式如下:

$$V_T = \frac{KT}{q} \quad (6)$$

其中: K 为玻尔兹曼常数 $1.38 \times 10^{-23} \text{ J/K}$, q 为电荷量 $= 1.6 \times 10^{-19} \text{ C}$ 。

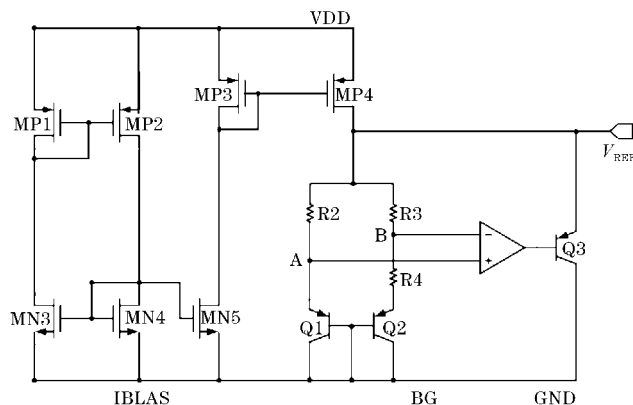


图1 带隙基准电路

从式(5)的结果可以看出, 改变电阻 R_3 、 R_4 阻值, 便可以改变带隙的温度特性。通过初略计算, 然后使用 Cadence Spectre 仿真软件来验证, 最后就可以得到

图(5)给出了电压输出曲线,在温度为25 ℃时,输出电压1.2 V;表 1 给出了 tt、ff、ss 3 种 corner 条件下输出电压的 ppm。可以知道,在 ss 条件下的温漂为 16 ppm,小于20 ppm,达到设计要求。

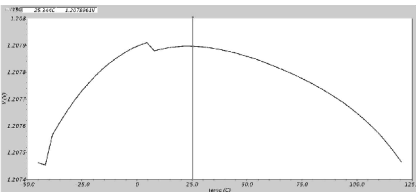


图 5 带隙基准的温度特性曲线

表 1 各个工艺角条件下的仿真

工艺角	温度变化/℃	输出电压/V	温度系数/(ppm/℃)
tt	170	1.20	4.21
ff	170	1.18	12.63
ss	170	1.23	16.24

温度为34 ℃,当温度高于166.4 ℃,输出电压为 1,芯片停止工作;当温度降低到 132℃时,电路恢复正常工作。通过 Spectre 仿真达到我们设计的要求。图 9 是扫描电源电压3.7 ~ 5 V,输出的过温保护电平。主要是验证输入电源电压的抖动对过温输出的影响。选取其中两个点3.7 V、4.35 V。迟滞温度范围变化了 0.3 ℃,因此电源电压的抖动,对输出影响较小。实现了高精度温度的保护作用。

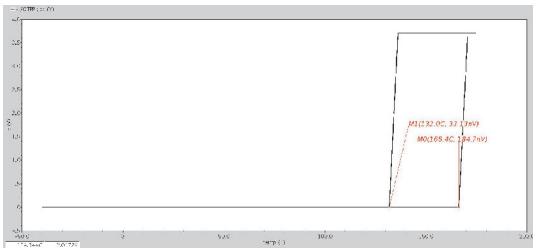


图 8 过温保护电路的整体仿真

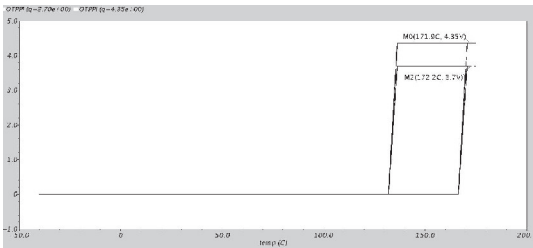


图 9 3.7~5 V 迟滞温度仿真图

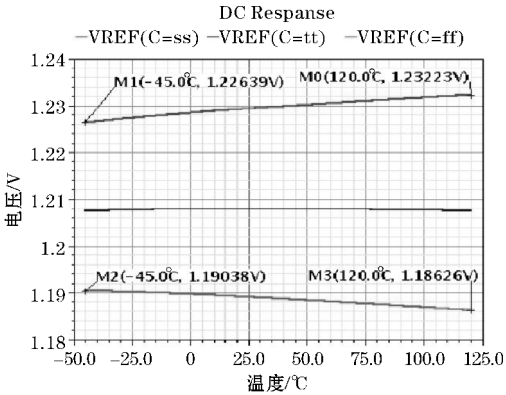


图 6 带隙基准的不同 Corner 条件下的仿真图

2.2 带隙电源抑制比 (PSRR) 仿真

图(7)给出了 3 种不同 Corner 情况下的 PSRR,可以看出,在 ss 条件下的 PSRR 最差,在f=1 KHZ时,其大小为76 dB。说明该电路可以较好抑制电源电压的抖动。

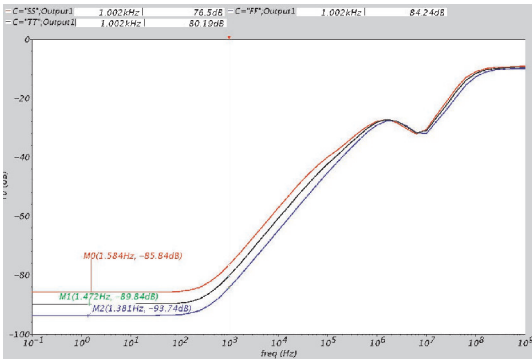


图 7 带隙电源抑制比

2.3 整体电路仿真

如图 8 所示,扫描温度范围-45 ℃ ~ 170 ℃,迟滞

文中设计与其他设计的对比见表 2,电路参数见表 3。设计的温度保护电路是基于 CSMC 0.25 μm BCD 工艺,利用 Cadence spectre IC514 完成仿真设计和验证见表 2、表 3。

表 2 各设计对比			
	文献[2]	文献[3]	文中设计
工艺/μm	0.5	0.35	0.25
基准电压/V	1.19	1.23	1.20
电压翻转点/℃	90 130	105 125	132 164
温漂/(ppm/℃)	7	8.6	6.1
迟滞温度范围/℃	0.24	0.4	0.3

表 3 电路参数	
工艺	CSMC 0.25 m BCD 工艺
电源电压	3.7 V
温度范围	-45 ℃ ~ 125 ℃
温漂	6.21 ppm
仿真平台	Cadence spectre

4 结束语

过温保护电路结构优点在于设计了一个温漂较低的带隙基准,这样输出电压更精确;相比于传统的电路结构,可以实现阈值电压的调节(改变电阻值就可以改变迟滞温度范围,);阈值电压的精度较高。电路整体仿真结果达到设计指标。

参考文献:

- [1] 吴俊,邹雪城,李思臻,等.一种改进的高精度低功耗过温保护电路[J].微电子学与计算机,2009,26(2):103-106.
- [2] 谭玉麟,冯全源.一种高精度过温保护电路设计[J].电子器件,2016,39(1):86-89.
- [3] 黄军军,乔明.一种高精度过温保护电路的设计[J].电子与封装,2015,15(6):19-22.
- [4] 何捷,朱臻.一种具有温度补偿、高电源抑制比的带隙基准源[J].复旦大学学报(自然科学版),2001.
- [5] 余国义,低压低功耗 CMOS 参考基准源的设计[D].武汉:华中科技大学,2016.
- [6] 邓海飞. Cadence 使用参考手册[Z].2000.
- [7] 李娅妮,孙亚东,王旭.一种低失调高 PSRR 的带隙基准电路[J].西安电子科技大学学报,2017,44(5):92-06.
- [8] 谭春玲,常昌远,邹一照.一种 BiCMOS 过温保护电路[J].电子器件,2006(2):357-364.

- [9] 陈昊,庞英俊.基于电流比较的过温保护电路设计[J].半导体技术,2015,40(2):97-100.
- [10] 拉扎维.模拟 CMOS 集成电路设计[M].陈贵灿,程军,张瑞智,等译.西安:西安交通大学出版社,2003.
- [11] H ChunYu, H HongWei. A 1-V, 16.9 ppm C, 250 nA switched-capacitor CMOS voltage reference [J]. IEEE Trans. Very Large Scale Integr. (VL-SI) Syst., 2011, 19(4): 659-667.
- [12] I M Filanovsky, Y F Chan. BiCMOS cascaded bandgap voltage reference [J]. in Proc. 39th IEEE Midwest Symp. Circuits and Systems, 1996: 943-946.
- [13] J I G Ligtao, C M Overstreet, R T Nericua, et al. Implementation of On-chip OVP, OCP and OTP Circuits for DC-DC Converter Design [J]. 2018 IEEE 10th International Conference on Humanoid, Nanotechnology, Information Technology, Communication and Control, Environment and Management (HNICEM), Baguio City, Philippines, 2018: 1-6.
- [14] C M Andreou, S Koudounas, J Georgiou. A novel wide-temperature-range, 3.9 ppm C CMOS bandgap reference circuit [J]. IEEE J. Solid-State Circuits, 2012, 47(2): 574-581.
- [15] R M Swanson, J D Meindl. Ion-implanted complementary MOS transistors in low-voltage circuits [J]. IEEE J. Solid-State Circuits, 1972, 7(2).

Design of a High-precision over Temperature Protection Circuit

HU Yang, NIE Hai

(Chengdu University of Information Technology, Chengdu 610225, China)

Abstract: This paper is based on the CSMC. 25um BCD process model. Based on the negative temperature coefficient of the triode V_{be} in the BG circuit structure, compared with the high and low threshold voltages generated by the constant current source and the data selector, a high-precision over-temperature protection circuit is obtained. Through the simulation of Cadence IC51 Spectre software simulation platform, under the circumstance of the simulation by the typical model (tt), when the temperature is greater than 166.4 °C, the output voltage changes from low to high, and the control signal forces the chip to turn off; when the temperature is lower than 132 °C, The output voltage changes from high to low and the circuit returns to normal operation. When we set the power supply voltage ranged from 3.7 to 5V, the over-temperature threshold change is only 0.3 V, which shows that the temperature changes accurately.

Keywords: high precision; over temperature protection; threshold voltage; BCD process