

文章编号: 2096-1618(2024)03-0283-08

# 基于 AD9361 的天气雷达回波模拟与硬件系统

许洋<sup>1</sup>, 李兴华<sup>1</sup>, 王俊<sup>2</sup>, 李明华<sup>1</sup>, 邱国星<sup>1</sup>

(1. 成都信息工程大学电子工程学院, 四川 成都 610225; 2. 成都远望科技有限责任公司, 四川 成都 610101)

**摘要:**针对现有雷达回波模拟系统硬件设计复杂、成本高等缺点,提出一种基于单片射频芯片 AD9361 的天气雷达回波模拟系统的设计。系统软件部分采用基于高斯功率谱模型的回波模拟算法,以不同天气特征下雷达回波的基数据为输入,灵活配置雷达参数,模拟出 I/Q 原始回波数据;再通过千兆以太网接口高速传输到硬件系统存储中。系统硬件部分以 ZYNQ 作为主控芯片,通过 SPI 协议与 LVDS 差分接口对射频芯片 AD9361 进行控制,将存储系统中的 I/Q 数据读出,传输给 AD9361,实现雷达基带信号到射频信号的转换。系统模拟的射频信号通过发射端输出,经过数字接收机处理得到基带 I/Q 数据,对 I/Q 数据采用脉冲对处理法提取反射率因子、速度和谐宽,并与原始基数据进行对比,验证了天气雷达回波系统的可行性。方案设计的天气雷达回波模拟器系统硬件简单、成本低、配置灵活。

**关键词:**天气雷达;回波模拟;AD9361;ZYNQ

**中图分类号:**TN95

**文献标志码:**A

**doi:**10.16836/j.cnki.jcuit.2024.03.004

## 0 引言

在天气雷达的研发与实验过程中,通常采用测试信号源,对雷达信号接收通道及信号处理进行功能和性能测试和分析;如果需要对天气回波探测进行分析,则需要雷达发射机、接收机及伺服系统完整安装。天气雷达回波信号模拟器是在雷达系统发射机、伺服系统没有安装的情况下,以独立方式对雷达接收、信号处理算法进行验证和分析的一种较为有效的装置。天气雷达回波模拟器的基本原理是实际回波 I/Q 数据或者仿真的 I/Q 数据,通过数模转换后变成基带模拟信号,然后再通过上变频到中频或者射频信号;产生的中频或射频信号携带与天气过程有关的多普勒和偏振信息。天气雷达回波信号模拟器在雷达的设计初期和维护过程中可以对雷达接收机的系统功能进行验证<sup>[1]</sup>,对提高多普勒雷达在天气探测中的准确性起较好的辅助作用。

目前,雷达回波模拟多采用数模转换、多级上变频硬件模块的方案实现,优点是产生的回波信号动态范围大、射频频率范围宽、信号质量好等,但存在硬件体积庞大<sup>[2-3]</sup>、功耗较高、且研发周期较长等缺点<sup>[4]</sup>。随着集成射频电路技术的高速发展,单片芯片实现基带信号到射频信号在通信领域应用越来越广泛,技术也日益成熟<sup>[5]</sup>。

本文针对现有雷达回波模拟器的硬件复杂、成本高等问题,提出一种利用单片射频芯片来实现天气雷达回波模拟的设计,并研制了硬件系统。系统核心部

分是利用单片射频芯片 AD9361 把雷达 I/Q 数据转换到模拟基带信号,然后再把基带信号调制到中频或射频模拟信号输出,而 I/Q 基带信号携带了与天气过程关联的强度、多普勒等信息。该设计具有简单、集成度高、成本低等优点。

## 1 系统总体设计

根据设计需求,回波模拟系统设计为 2 个组成模块:回波模拟软件模块和硬件系统模块,如图 1 所示。

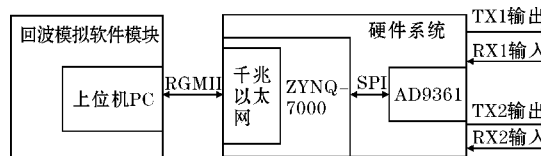


图1 系统总体设计框图

回波模拟软件系统包含 I/Q 数据模拟、基数据显示和 I/Q 数据传输 3 个部分。I/Q 数据模拟部分以反射率因子、平均径向速度、速度谱宽等雷达基数据为输入,基于高斯谱模型,仿真生成 I/Q 数据。基数据显示部分显示原始基数据和雷达生成的基数据,用于对比分析;I/Q 数据传输部分将产生的 I/Q 数据通过千兆以太网发送给硬件系统。

硬件系统核心部分为射频芯片 AD9361、ZYNQ 芯片 ZYNQ-7020 和网络 PHY 芯片 88E1518。射频芯片 AD9361 把雷达 I/Q 数据调制到设定的中频或射频信号,ZYNQ 芯片为控制核心,与 AD9361 通过 FMC-LPC 接口连接,采用 SPI 协议与 LVDS 接口进行数据传输;根据设计参数,配置 AD9361 内部寄存器,同时在同步

脉冲的控制下把 I/Q 数据按照脉冲数据流的方式依次传输给 AD9361 缓存,并依次转换成中频或射频信号输出;与此同时 ZYNQ 芯片还负责 PHY 芯片的接口控制、数据 DDR3 的缓存控制,UDP 网络通信控制,用以实现 I/Q 数据的网络接收和缓存。

系统的工作原理是:回波模拟软件系统读取 I/Q 数据,通过以太网把 I/Q 数据按照径向流的形式,传输给硬件系统,硬件系统 ZYNQ 接收 I/Q 数据后,把数据存储到 DDR3 中缓存,直到接收完本次需要转换的所有 I/Q 数据,通常为一个 PPI 的 I/Q 数据;待所有 I/Q 数据传输完成,软件发送启动开启模拟命令,ZYNQ 接收命令,在雷达同步脉冲的同步下,按照径向流的方式把 I/Q 数据传输给 AD9361 进行中频和射频信号转换。当所有数据转换完成,系统又从第一个径向数据开始,重复转换。回波软件可以通过网络配置 AD9361 的参数,产生不同频率的信号输出。

AD9361 可实现的回波模拟器的主要性能指标见表 1,工作频率能覆盖 2~6 GHz,可满足天气雷达 S 波段和 C 波段的频率范围。ADC 和 DAC 位数为 12 位,按照  $SNR = 6N + 1.76$  计算,最大 SNR 只能达到 73.76 dB,低于天气雷达 90 dB 以上的要求,这影响到低 SNR 回波信号的射频模拟,但对强天气过程和近距离的回波信号模拟是可行的。

表 1 主要性能指标

指标	指标值
DAC 分辨率	12 位
ADC 分辨率	12 位
发射通道数	2
接收通道数	2
工作频率	2~6 GHz
通道带宽	200 kHz~56 MHz

2 天气雷达回波模拟

系统天气雷达回波模拟的原理是以基数据中的反射率因子、速度及谱宽为参考场量,通过高斯谱建模逆生成 I/Q 数据<sup>[6]</sup>,图 2 为一个距离库回波 I/Q 数据的模拟流程。

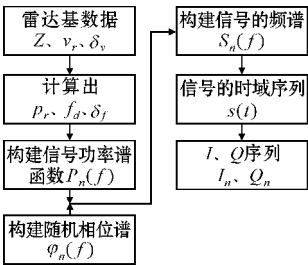


图 2 基数据反演生成 I/Q 序列的流程图

在一个距离库的回波模拟过程中,首先根据雷达反射率因子  $Z$ 、平均径向速度  $v_r$ 、速度谱宽  $\delta_v$ 、脉冲重复频率 PRF、样本个数  $N$  等一系列雷达基数据与雷达参数,计算回波功率  $P_r$ 、多普勒频率  $f_d$ 、谱宽  $\delta_f$ <sup>[7]</sup>,计算公式为

$$P_r = \frac{CZ}{r^2}$$
$$f_d = \frac{2v_r}{\lambda}$$
$$\delta_f = \frac{2\delta_v}{\lambda}$$

根据高光谱模型构建回波功率谱函数,加入高斯白噪声  $P_N(f)$  并对含有噪声的功率谱进行随机化,得到回波功率谱的统计模型  $P_n(f)$ <sup>[8-9]</sup>,计算公式如下:

$$P_n(f) = -\ln(1 - \text{rand}) \left[ S_r(f) + \frac{P_N(f)}{\text{PRF}} \right]$$

其中,rand 为 [0,1] 的随机数,服从均匀分布,  $f = -\frac{\text{PRF}}{2} + \frac{k \cdot \text{PRF}}{N}$  ( $k=0,1,2,\dots,N-1$ )。

随后构建模拟信号的相位谱,相位谱随机分布在  $0 \sim 2\pi$ <sup>[10]</sup>。根据回波信号的相位谱与回波功率谱,可得信号的复频谱。对回波信号的复频谱进行傅里叶逆变换与离散采样,得一个距离库回波信号的 I/Q 序列。

在软件仿真中,通常要对一个 PPI 的所有基数据进行 I/Q 逆生成。软件在实现整个 PPI 的 I/Q 数据过程中,按照基数据径向顺序和距离库顺序依次生成,每生成一个径向的 I/Q 数据后,存成  $M \times N$  的 I/Q 信号序列,其中  $M$  为径向距离库数, $N$  为每个径向的脉冲个数。当所有径向完成,共生成  $K \times M \times N$  个数据,其中  $K$  为径向个数,通常为 360 个。

3 硬件系统设计

3.1 硬件系统框图

硬件系统主要由主控芯片与射频收发模块组成,实现雷达发射端基带 I/Q 信号到射频信号的转换、雷达接收端射频信号到基带 I/Q 信号的转换。如图 3 所示,硬件系统的主控芯片为一片 ZYNQ,通过千兆网口接收 PC 上位机传输的基带 I/Q 数据,并实现射频模块的控制命令传输;射频部分采用射频芯片 AD9361,完成射频模拟信号的发射与接收、混频滤波与 AD/DA 功能。硬件系统通过千兆网络中接收到 I/Q 基数据存入 DDR3 中缓存。



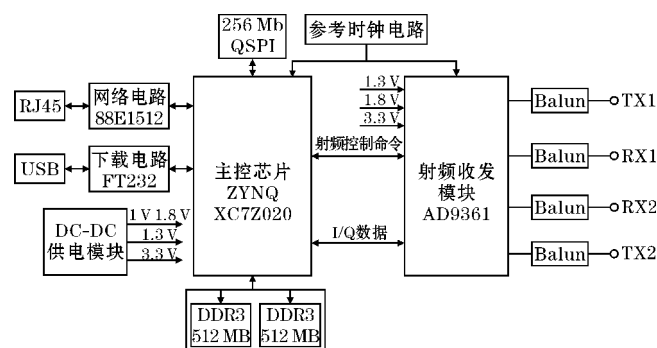


图3 硬件系统框图

### 3.2 AD9361 工作原理

采用射频捷变收发器 AD9361,可同时进行 2 路射频模拟信号的输出与 2 路射频模拟信号的接收。可在

70 MHz ~ 6 GHz 工作,通道带宽为 200 K ~ 56 M<sup>[11]</sup>。芯片具有可编程能力,使这款宽带收发器适用于多种通讯标准,包括频分双工(FDD)和时分双工(TDD)两种工作模式<sup>[12]</sup>。设计采用频分双工的工作模式,频分双工模式可以同时收发工作,增益模式采用自动增益(AGC)模式<sup>[13]</sup>。

如图 4 所示,在 AD9361 内部,具备并行 2 路从基带信号转换为射频信号的硬件模块, I/Q 基带信号依次通过 FIR 滤波器、3 个半带滤波器、DAC 转换、低通滤波器后,与射频本振信号混频后生成所需要频率的射频信号输出。在回波模拟过程中,AD9361 把 I/Q 基带数据上变频、数模转换产生射频信号输出,射频信号频率和幅度可通过 AD9361 的参数进行灵活配置。

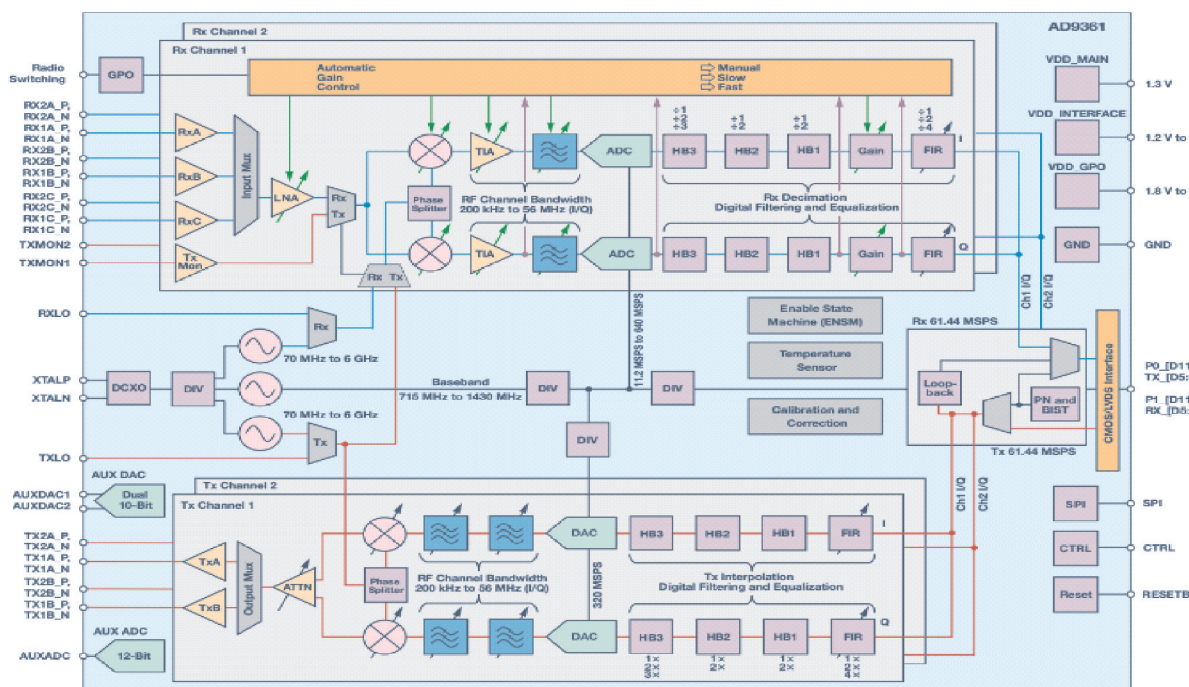


图4 AD9361 内部框图

同时,AD9361 硬件内部还具备射频信号转换为基带信号功能。接收到的射频信号通过低噪声放大器 (LNA) 进行信号放大,将本机振荡器的信号通过分正交移相后分别与放大后的信号与进行混频,得到 2 路被转换到零中频的模拟 I 和 Q 信号。然后 2 路信号进行 ADC 正交采样,将信号转换为数字域。随后通过 3 个半带滤波器、FIR 滤波器进行低通滤波,得到 2 路基带 I/Q 信号输出<sup>[12]</sup>。

主控模块 ZYNQ 通过 PS 部分使用 SPI 协议配置 AD9361 的内部寄存器与工作方式,可实时重配射频通道内本机振荡频率、滤波器等参数。可通过代码配置本振频率与滤波器的系数。

### 3.3 射频接口控制电路

本设计射频收发功能由一片射频芯片 AD9361 完成,进行双通道的收发。图 5 为主控芯片与 AD9361 的连接图,分为控制通路与数据通路。

图 5 中 ZYNQ 的 PS 与 AD9361 之间的传输为控制通路,采用 SPI 接口进行通信,通过读写 AD9361 内部的寄存器来设置工作方式;ZYNQ 中 PL 与 AD9361 之间的传输为数据通路,采用 LVDS 接口,适合在噪声环境下工作,具有抗干扰特性。PL 端主要实现 I/Q 数据传输、缓存以及 AD9361 的 LVDS 接口,包含数据通路 (P0\_D[11:0]、P1\_D[11:0])、时钟 (DATA\_CLK、FB\_CLK)、帧接口 (TX\_FRAME、RX\_FRAME) 等<sup>[14-15]</sup>。

当读取 AD9361 送出的采样数据时,其数据采样时钟为 DATA\_CLK 由 AD9361 送出,FPGA 以该时钟对数据进行采样。

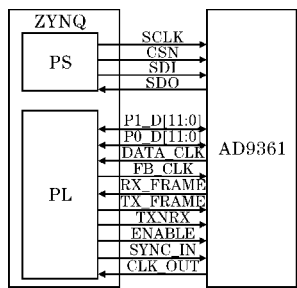


图 5 ZYNQ 与 AD9361 连接图

在发射射频信号时,ZYNQ 作为发送端,会产生 3 组差分信号送给 AD9361,分别是时钟 CLK\_P/N,帧指示信号 FRAME\_P/N,数据 TX\_P/N,共计 12 根数据线。每个通道的发射信号分别有 2 路总 I/Q 数据,双通道有 4 路总 I/Q 数据。4 路 12 位的 I/Q 数据被分为高 6 位与低 6 位。

发送端 LVDS 接口发送时序如图 6 所示。在帧指示信号为高电平、时钟信号的上升沿与下降沿分别传输第 1 个通道的 I 路高 6 位、Q 路高 6 位、I 路低 6 位、Q 路低 6 位数据。在帧指示信号为低电平、时钟信号的上升沿与下降沿分别传输第 2 个通道的 I 路高 6 位、Q 路高 6 位、I 路低 6 位、Q 路低 6 位数据。接收端 LVDS 数据传输时序与发送端相同。

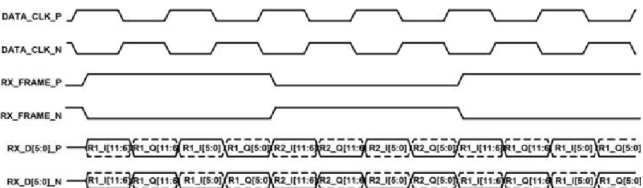


图 6 射频收发电路中 LVDS 接口发送时序

4 软件系统设计

4.1 软件系统框图

系统的软件结构框图如图 7 所示,软件程序分为两部分:第一部分是 ZYNQ 的 ARM 处理器系统(PS 端)的程序,包括通过网络接收 PC 上位机的命令译码与 I/Q 数据、将数据存储到 DDR3 中、通过 SPI 配置 AD9361;第二部分是 ZYNQ 中的可编程逻辑系统(PL 端)的程序,包括使用 AXI 接从 PS 中读取 I/Q 数据,实现 I/Q 数据的传输,通过 LVDS 实现 AD9361 数字接口逻辑,回波数据的缓存等。

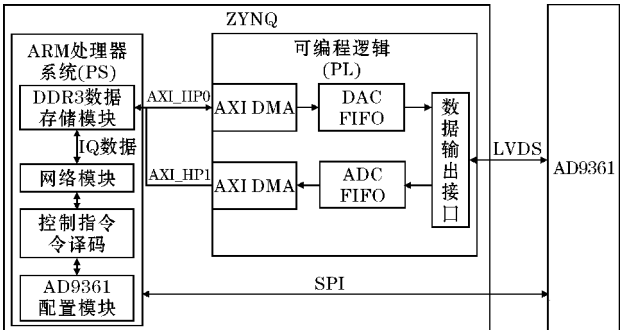


图 7 软件结构框图

4.2 ARM 端程序设计

ARM 端程序设计流程图如图 8 所示。主要实现 AD9361 初始化、射频参数控制、网络环境配置、I/Q 数据的接收与存储等功能。

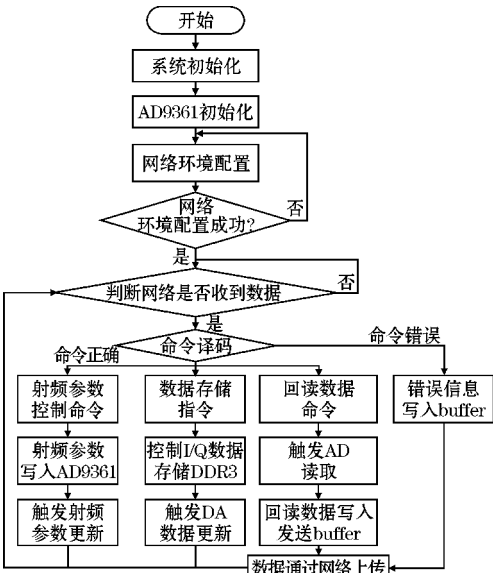


图 8 ARM 端软件工作流程图

当系统上电初始化后,ARM 开始进行系统初始化、AD9361 初始化、LWIP 网络环境配置等操作。网络配置成功后等待接收有效数据,在判断数据有效后进行命令译码,将命令错误的信息写入 buffer 中通过网络上传至 PC 上位机等待重新发送。若命令译码正确则为射频参数控制命令、数据存储指令、回读回波控制指令;射频参数控制命令将射频参数写入 AD9361 中、数据存储指令则将 I/Q 数据存储到 DDR3 中、回读指令为通过网络显示接收到的射频回波转化得到的 I/Q 回波数据。

其中 AD9361 初始化采用的是 NO-OS 驱动平台搭建,使用一系列 API 函数的操作,使 ZYNQ 通过 SPI 总线与 AD9361 进行通信,从而读写其内部的寄存器,实现数据接口逻辑的控制与初始化操作。

PS 端千兆以太网初始化流程图如图 9 所示。由于单个仰角回波 I/Q 数据量极大,低速接口传输速率



有限,所以采用 LWIP 协议传输。在保持 TCP/IP 接口协议的基础上,还降低了对 RAM 资源的使用。通过图 9 的网络初始化步骤后,设置好对应的本地 IP,打开网络调试助手,即可进行命令发送。

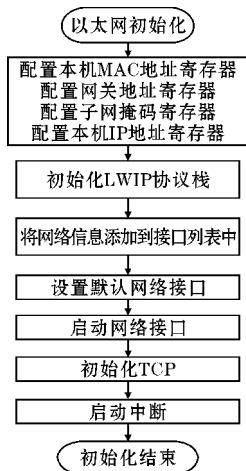


图 9 PS 网络初始化流程图

4.3 FPGA 端程序设计

FPGA 端程序主要实现基带 I/Q 信号的读取与处理,包含与 ARM 的 I/Q 数据交互、I/Q 数据缓存、AD9361 基带接口逻辑等。FPGA 端数据传输过程如图 10 所示。

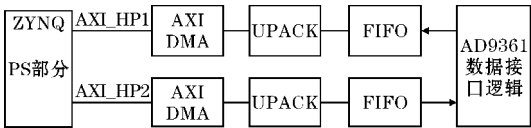


图 10 PL 端的数据传输过程

FPGA 通过 AXI-DMA 从 ARM 端读取 PS 存储的 I/Q 数据,一次读出 64bit 的 steam 流数据,将读取的 64 位数据送入 dac\_upack 模块解包,解包后的数据为 4 个 16 位的 I/Q 数据(分别为 I0、Q0、I1、Q1)。将 4 个 16 位数据进入 DAC\_FIFO 缓存,缓存后输入 AD9361 中进行射频发射,AD9361 在接收端接收到回波信号后,将信号转换位 4 个 16 位的 I/Q 数据,将数据送入接收 adc\_fifo 中进行缓存,缓存后输入 adc\_pck 模块中,打包为 1 个 64 位的数据送入 ADC 的 DMA 模块中完成数据的传输。

5 系统测试

测试主要分为以下 3 部分:(1)对硬件平台产生的射频信号进行验证测试,验证硬件平台能否实现从基带 I/Q 信号到射频模拟信号的输出。(2)采用单一正弦波自发自收的验证方式,用 SMA 射频线将发射通道与接收通道相连,通过 VIVADO 软件的 ILA 调试工具抓取发射与接收的基带 I/Q 信号进行分析,对硬件平台的接收通道进行测试。(3)对雷达回波模拟系统

进行回波模拟功能测试,验证硬件系统能否正确实现雷达射频回波信号的模拟,通过射频雷达回波信号的数字接收和解调输出的 I/Q 数据,计算反射率因子、速度、谱宽等参量来验证模拟回波的准确性。

5.1 硬件平台产生的射频信号测试

设置硬件中心频率为 2.8 GHz,将此基带正弦波信号送入 AD9361 中,将基带信号转换为射频模拟信号。将输出信号接到频谱仪上,观察射频信号的频率是否与设置的发射频率一致。

图 11 为观测到的频谱,观测到的频率为 2.80027 GHz,与设定的频率基本一致,可见射频信号产生正常。

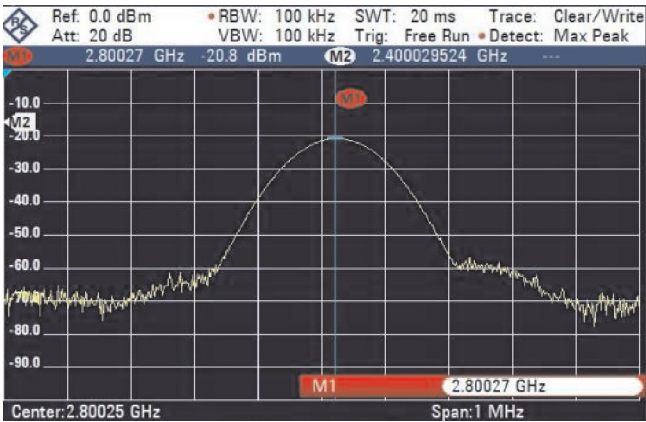


图 11 射频信号的频谱图

5.2 雷达回波模拟系统功能测试

选择正弦波为基带信号,ILA 参考时钟为 4 MHz 采样时钟,对发送信号与接收信号进行分析。发射基带 I/Q 信号如图 12 所示,I 路信号与 Q 路信号为正交信号且发射周期刻度为 500。

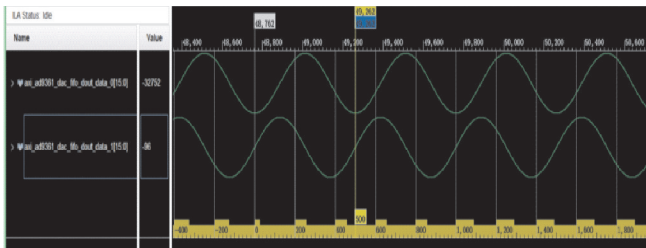


图 12 发射基带时域波形

接收基带信号如图 13 所示,一个周期的时间刻度为 500,与发射基带信号一致且波形未失真,说明接收通道能够正常接收射频信号。

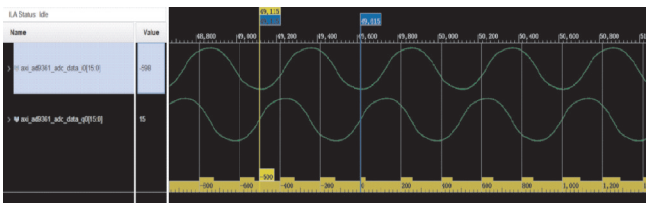


图 13 接收基带时域波形

5.3 回波模拟功能测试

选取某一仰角下的天气雷达回波 I/Q 信号作为初始数据,经过回波模拟硬件系统射频 Tx 和 Rx 自发自收后,使用 MATLAB 工具中对模拟的回波 I/Q 数据进行功率谱分析。图14为距离库为298的原始I/Q信号和模拟回

波 I/Q 信号功率谱对比图。从图中可以看出模拟回波信号谱峰位置和谱宽分布具有较好的一致性;当然,从功率谱中也可发现,由于 AD9361 的 DA 位数有限引起的量化噪声,造成功率谱的噪声基底变高,并未与原始功率谱完全一致,而且在中心谱出现一些幅度波动,这可能会给速度及谱宽带来一定的影响。

5.4 回波结构一致性对比

使用模拟器连续产生一个完整 PPI 的射频回波信号,并实时对射频信号进行下变频处理得到测试的 I/Q 数据,从 I/Q 数据中提取反射率因子、径向速度及谱宽进行对比。反射率因子 PPI 图如图 15 所示,通过对比,回波结构轮廓结构基本相似,同时部分强回波强度偏弱。

速度 PPI 图如图 16 所示,通过对比可以发现初始数据与模拟器数据正负速度,零速度带分布基本一致。

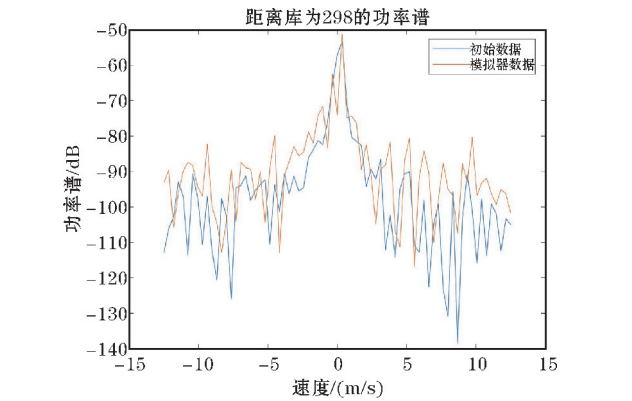


图 14 原始 I/Q 信号与模拟回波 I/Q 信号功率谱对比图

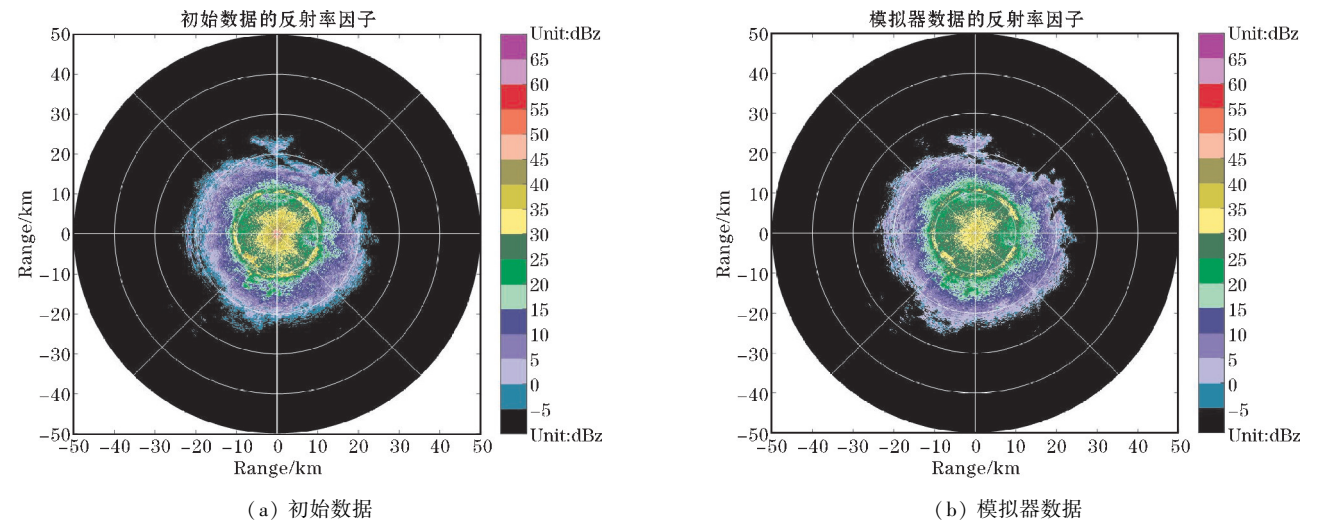


图 15 初始数据和模拟器数据的反射率因子 PPI 对比图

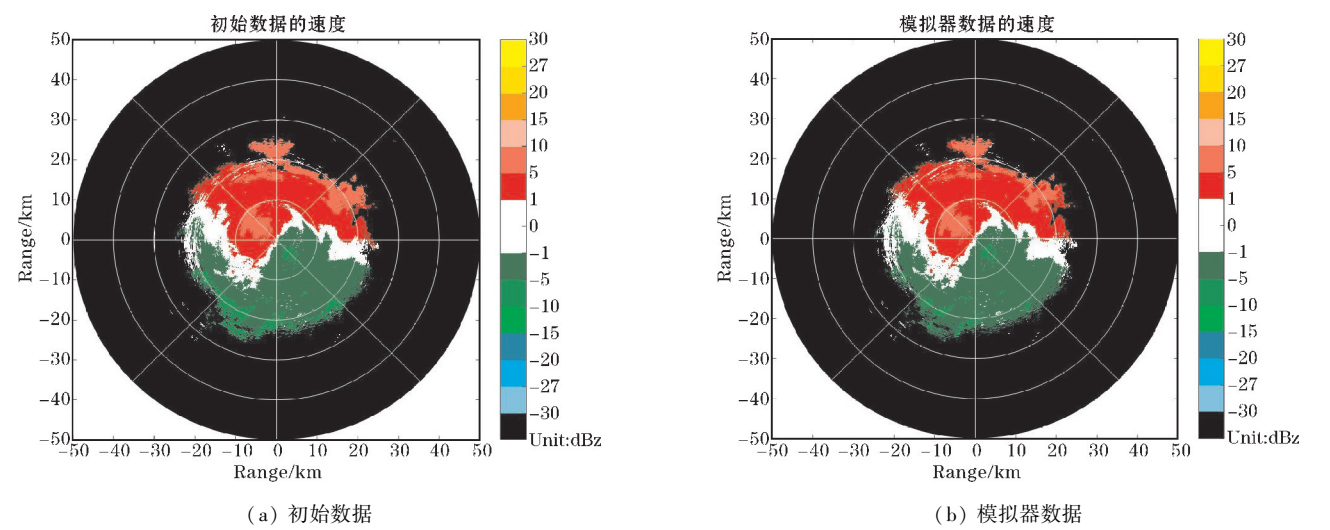


图 16 初始数据和模拟器数据的速度 PPI 对比图

谱宽 PPI 图对比如图 17 所示。除边缘处谱宽存在差异外,中间区域的谱宽在结构分布上一致性较高。

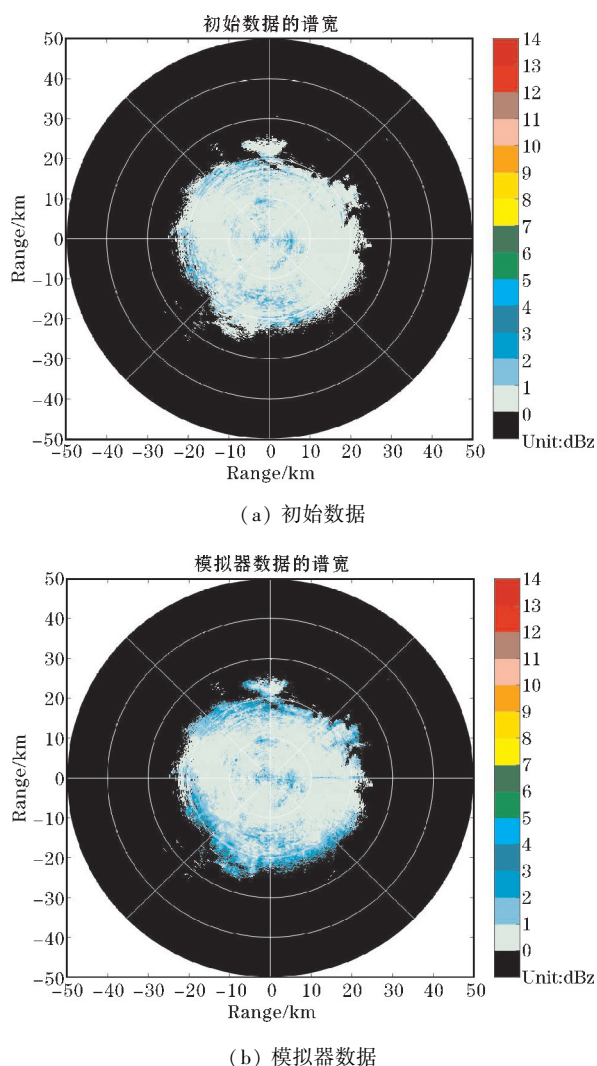


图 17 初始数据和模拟器数据的谱宽 PPI 对比图

## 6 结束语

设计了一套基于 AD9361 的天气雷波回波模拟及硬件系统,系统分为两部分:一是回波模拟软件模块,实现了在 PC 上位机由雷达基数据转化为 I/Q 数据的仿真模拟、基数据的 PPI 显示和 I/Q 数据传输。二是回波模拟硬件系统,通过硬件系统的千兆以太网接收来自上位机的大量 I/Q 数据,将基带 I/Q 信号转换为携带天气过程信息的雷达回波射频信号。通过对比某一仰角下的回波功率谱、绘制反射率因子、径向速度与谱宽的 PPI 对比图,验证了系统的正确性与稳定性。该系统相比以前回波模拟器,具有硬件结构简单、成本低等特点。

通过多次数据的测试,回波模拟器基本实现了雷

达 I/Q 数据到回波射频信号的生成,对比初始数据和模拟器数据在回波的结构的一致性,初步验证了基于 AD9631 硬件平台实现天气雷达回波射频信号模拟的可行性。当然,考虑实用,本回波模拟器在性能和指标上还需继续完善。

## 参考文献:

- [1] 丁鹭飞. 雷达原理[M]. 西安:西安电子科技大学出版社,1984.
- [2] 徐茜. 雷达实时回波模拟系统设计[J]. 中国测试,2018,44(s1):147-150.
- [3] 吴曼青. 数字阵列雷达及其进展[J]. 中国电子科学研究院学报,2006(1):11-16.
- [4] 张华童. 高性能雷达回波模拟器研究[D]. 西安:西安电子科技大学,2017.
- [5] 郭在华. 基于多普勒双极化天气雷达信号处理研究[D]. 成都:电子科技大学,2005.
- [6] Chandrasekar V, Bringi V N. Simulation of radar reflectivity and surface measurements of rainfall [J]. Journal of Atmospheric and Oceanic Technology, 1987, 4(3):464-478.
- [7] 张华. 脉冲多普勒气象雷达信号处理系统研究[D]. 南京:南京理工大学,2003.
- [8] Lupidi A, Moscardini C, Berizzi F, et al. Simulation of X-band polarimetric weather radar returns based on the Weather Research and Forecast Model[C]. 2011 IEEE Radar Conference (RADAR), Kansas, 2011: 734-739.
- [9] 徐晓枫. 相控阵天气雷达信号处理若干问题研究[D]. 西安:西安电子科技大学,2013.
- [10] 刘劲,戴奉周,刘宏伟. 宽带雷达探测性能分析[J]. 雷达科学与技术,2008(2):92-95.
- [11] 李伟宗,马晓冬,任洁,等. 基于 AD9361 的雷达射频和差模拟器[J]. 电子技术应用,2021,47(12):135-140.
- [12] 张佳俊,苏淑靖,王少斌,等. 一种多接口电平输出频率综合器设计[J]. 电子器件,2020,43(1):30-33.
- [13] 吴桐,战兴群. 基于 AD9361 射频捷变收发器的 GPS 伪卫星设计[J]. 电讯技术,2019,59(2):162-166.
- [14] Cai W, Wang G, Ye J. Design and Implementation

of Wireless Transmission System Based on Zed-board and AD9361 [J]. IOP Conference Series: Earth and Environmental Science, 2020, 440(2).

[15] 魏心玥. 基于 FPGA 的实时宽带无线通信平台设计与实现[D]. 上海: 华东师范大学, 2019.

Weather Radar Echo Simulation and Hardware System based on AD9361

XU Yang<sup>1</sup>, LI Xuehua<sup>1</sup>, WANG Jun<sup>2</sup>, LI Minghua<sup>1</sup>, QIU Guoxing<sup>1</sup>

(1. College of Electronic Engineering, Chengdu University of Information Technology, Chengdu 610225, China; 2. Chengdu Yuanwang Technology Co., Ltd, Chengdu 610101, China)

**Abstract:** In response to the drawbacks of complex hardware design and high cost in existing radar echo simulation systems, this paper proposes a design of a weather radar echo simulation system based on a single RF chip AD9361. The system software adopts an echo simulation algorithm based on the Gaussian power spectrum model, which takes the basic data of radar echoes under different weather characteristics as input, flexibly configures radar parameters, and simulates the original I/Q echo data; Then, it is transmitted to the hardware system storage at high speed through a gigabit Ethernet interface. The hardware part of the system uses ZYNQ as the main control chip and controls the RF chip AD9361 through SPI protocol and LVDS differential interface. The I/Q data in the storage system is read out and transmitted to AD9361 to achieve the conversion of radar baseband signal to RF signal. The simulated RF signal of the system is output through the transmitter and processed by a digital receiver to obtain baseband I/Q data. The I/Q data is extracted using pulse pair processing to extract reflectivity factor, velocity, and spectral width, and compared with the original base data to verify the feasibility of the weather radar echo system. The weather radar echo simulator system designed by this scheme has simple hardware, low cost, and flexible configuration.

**Keywords:** weather radar; echo simulation; AD9361; ZYNQ