

文章编号: 2096-1618(2024)05-0567-04

超宽带高线性 Sub6G 增益模块

王 慷

(成都信息工程大学电子工程学院, 四川 成都 610225)

摘要:基于 $2\ \mu\text{m}$ GaAs HBT(砷化镓异质结双极型晶体管)工艺设计一款单片微波集成电路射频放大器芯片。整个电路采用达林顿拓扑结构,并在片上实现输入输出匹配。针对达林顿结构放大器线性度低的问题,通过设计有源偏置,提高芯片线性度和输出功率,稳定输入阻抗,降低电路的温度敏感性。

关键词:达林顿放大器;HBT;宽带;有源偏置;MMIC

中图分类号:TN721

文献标志码:A

doi:10.16836/j.cnki.jcuit.2024.05.008

0 引言

由于5G、6G无线通信技术的飞跃式进步,中国芯片自给率在2025年将超过70%,未来的手机基站、卫星通信、军用电台等领域会逐步实现芯片国产化,因此国内市场对于国产射频芯片的需求将会越来越大。

因为使用不同的信号调制方式,5G无线应用中的放大器芯片与2G、3G、4G中使用的射频芯片不太相同。在恒包络调制的情况下,信息包含在发出信号的相位变化中,幅度的包络呈现周期性变化,也因此峰均比保持在1左右,这种情况只需保证相位不发生失真。非恒包络调制是目前广泛采用的调制方式,其包含的信息量大、信道资源宽阔。用现在广泛应用的调制技术为例,如正交幅度调制(QAM),信号的峰均比能达到7.1 dB,信息包含在信号的幅值中,这就要求信号放大后必须要稳定,因此5G通信传输需要使用更高的线性度的射频放大器来实现调制。

1 GaAs HBT 工艺特点

本文采用 $2\ \mu\text{m}$ GaAs HBT 工艺,砷化镓(GaAs)具备较为稳定的特性,并且相对于下一代半导体,它的制作技术成熟,价格适中,使其成为主流半导体化合物市场的选择。GaAs 具有出色的电子迁移特性,适合于长距离、长时间工作的射频电路,而且基于 GaAs 芯片的单片微波集成电路具有出色的可靠性,因此被广泛应用。

在增益模块中采用 HBT 器件无疑会输出较高的集电极电流。高 I_c 和高 V_c 会导致大量电流交换,电

子移动迅速,使器件内部的 PN 结温度极速升高。集电极电流 I 受到温度的影响程度比较大,结温升高会导致 HBT 晶体管开启电压的下降。若基极和发射极的二极管正偏,温度对集电极电流产生热电正反馈从而产生自热效应。GaAs HBT 剖面图如图 1 所示。

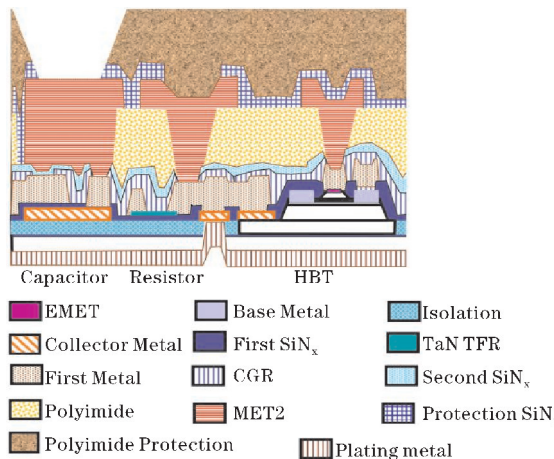


图1 GaAs HBT 剖面图

自热效应导致 HBT 集电极电流受温度影响比较大,集电极电流与温度成正相关;温度越大基区的反向注入电流就越大,因此温度越高,HBT 晶体管的电流增益就越小。自热效应还会导致出现 Kirk 效应的临界电流密度降低。

2 电路结构选择

共发射极电路具有结构简单、电压和电流放大倍数大、输出功率高等特点,广泛用于高功率放大器设计。共射共基放大器由于输出阻抗较高,能减小共射放大电路高频米勒效应带来的影响,但由于其有限的电流放大能力,偏小的增益不能满足设计需求。所以

在本设计中选用共射放大电路,采用良好的电路设计实现指标需求。HBT 工艺单管放大器的最大增益达不到设计要求,选择发射极长宽比合适最大增益的晶体管总体最大增益不到20 dB,所以在此选用达林顿放大电路构架作为放大电路。

达林顿晶体管(Darlington Transistor)也称为复合晶体管。它将两只或更多只晶体管的集电极进行复合连接,把晶体管 Q_1 的发射极直接连接到晶体管 Q_2 的基极,然后引出 e、b、c 3 个电极。NPN 型达林顿电路结构示意图如图 2 所示。

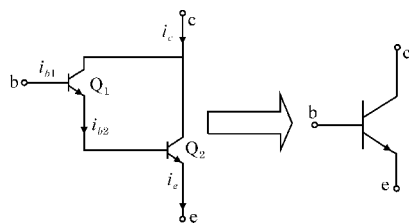


图2 达林顿电路结构图

晶体管 Q_1 的作用是提供电流增益和增大输入阻抗,两个晶体管连接后的复合管总的电流增益为

$$\beta = \frac{i_c}{i_b} = \frac{i_{b1}(\beta_1 + \beta_2 + \beta_1\beta_2)}{i_{b1}} = \beta_1 + \beta_2 + \beta_1\beta_2 \approx \beta_1\beta_2 \quad (1)$$

达林顿管总的输入电阻为

$$r_i = r_{be1} + (1 + \beta_1)[r_{be2} + (1 + \beta_2)R_e] = r_{be1} + (1 + \beta_1)r_{be2} + (1 + \beta_2)R_e \approx \beta_1\beta_2 R_e \quad (2)$$

由式(1)、(2)可以看出,达林顿结构能显著提高电流增益和增大输入阻抗,非常适合用来设计高增益和高驱动能力的放大器。

3 有源偏置的设计

经典的达林顿增益放大器的偏置电路如图 3 所示,利用电阻 R_1 和 R_2 分压为晶体管提供直流偏置。

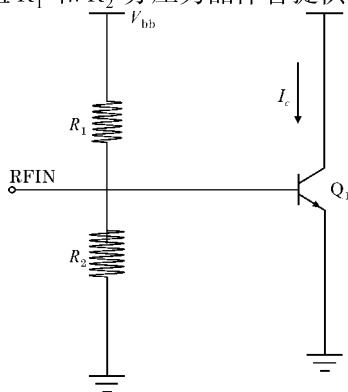


图3 传统达林顿偏置电路

在理想情况下,不考虑发热和输入信号的影响,由于 R_1 与 R_2 的分压, Q_1 将在恒定的 V_{be} 下工作,如图 4 的 A 点。

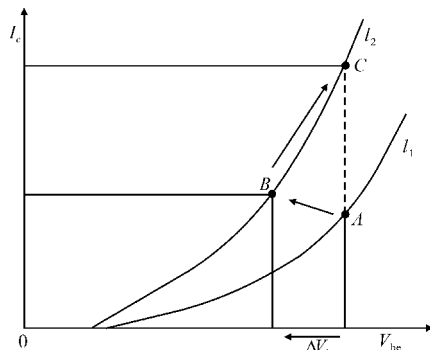


图4 晶体管静态温度点示意图

在正常小信号工作的情况下,放大器的直流偏置点工作比较稳定,如图 4 的 A 点。当输入信号增大时,管子发热导致温度升高,由图 4 可知晶体管的结压 V_{be} 随温度的升高降低,由 A 点变化到 B 点,这会导致直流偏置点的降低,导致静态偏置电流减小,信号发生失真。

为克服经典达林顿偏置电路静态工作点偏移的问题,本文采用的自适应有源偏置电路如图 5 所示。

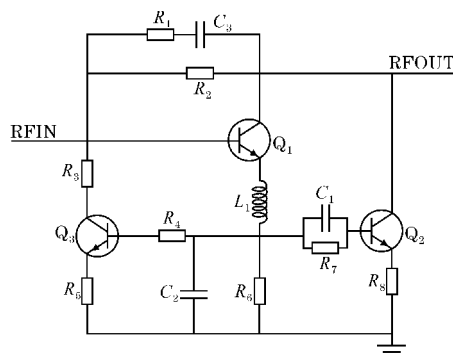


图5 自适应有源偏置结构图

图 5 中, Q_1 与 Q_2 为放大晶体管, R_8 为负反馈镇流电阻,除了起到平坦增益、提高高频稳定性的作用外,还具有一定降低放大器对温度变化灵敏度作用。 R_6 是基极电阻, R_4 起到隔离射频信号与直流偏置的作用,一般取值较大, C_2 为旁路电容,使得泄露到偏置晶体管 Q_3 基极的射频信号泄露到地, R_1 、 R_3 与 R_5 起到调节偏置电路工作点的作用。 R_1 与 C_3 构成负反馈电路,调节稳定性与增益平坦度。

当温度升高时,电路工作过程如下,随着温度的上升,放大晶体管 Q_1 、 Q_2 导通电压降低,集电极-发射极电流增加,同时 Q_1 射极电流的到偏置晶体管 Q_3 基极的电流也有一定增加,此小电流通过晶体管 Q_3 的放大

作用后, Q_3 的集电极电 流增加, 导致电阻 R_3 上压降增加, 由于电阻 R_3 与 R_1 串联导致晶体管 Q_1 基极电压减小, 从而降低放大器晶体的电流, 起到稳定不同温度下性能变化的作用。

4 芯片实测结果

增益模块电路的完整版图如图 6 所示, 最终的版图面积约为 $500\text{ }\mu\text{m}\times 500\text{ }\mu\text{m}$ 。

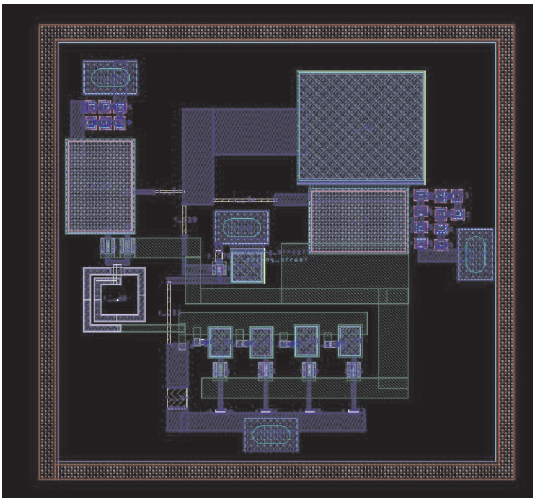


图 6 芯片版图

增益模块芯片采用 5 V 的单电源供电, 其输入输出电阻都匹配到 $50\text{ }\Omega$, 应用电路简单, 无需外部电路参与, 使其具有极高的实用价值。芯片裸片图如图 7 所示。



图 7 芯片裸片图

本文设计的 S 参数实测如图 8 所示, 在 $0.03\sim 6\text{ GHz}$ 频率, 小信号下的增益 (S_{21}) 大于 14.6 dB , 最大增益为 20.5 dB ; 输入回波损耗 (S_{11}) 以及输出回波损耗 (S_{22}) 均小于 -10 dB ; 符合工作指标, 因此增益模块放大器可以在宽带范围内可使用。

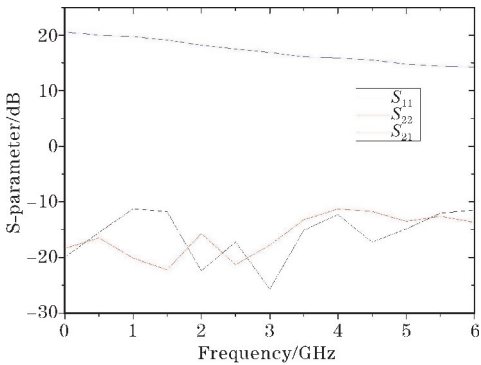


图 8 S 参数实测结果

图 9 是放大器输出三阶交调点, 也就是线性度的指标随着频率变化曲线图。可以明显看出, 相比于经典的达林顿结构, 本文改进后的达林顿结构在线性度上, 有着明显的提升, 在低频的提高很明显, $OIP3$ 达到 34.6 dBm 。

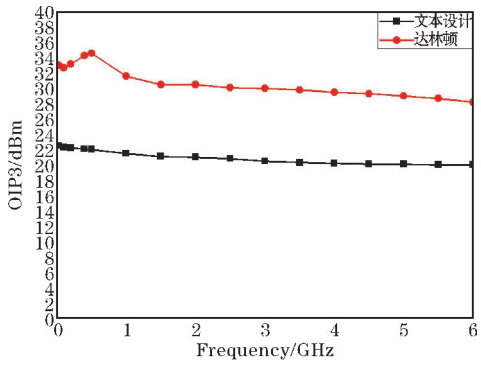


图 9 输出三阶交调点随频率的变化

图 10 是增益模块放大器输出功率随着频率变化曲线图。可以发现, 改进后的达林顿结构放大器的 1 dB 压缩点明显提高, 达到 21.9 dBm , 输出功率的能力明显提升。

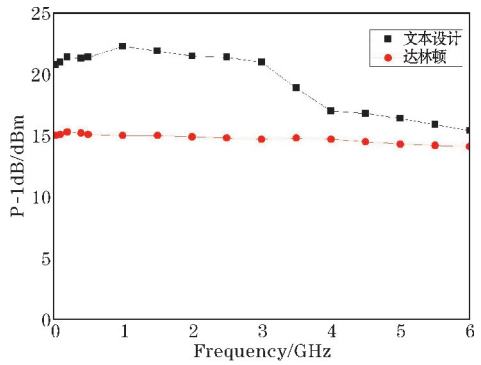


图 10 输出功率随频率的变化

表 1 是不同文献增益模块与本文增益模块的对比, 可以看出, 在同样 GaAs 工艺下的放大器, 本文所设计的增益模块放大器拥有更宽的工作频带, 更大的输出功率, 更优秀的线性度, 以及更好的芯片集成度。

相比之下,本文所设计的有源偏置达林顿结构的增益模块,有着更优秀的性能。

表1 增益模块放大器性能对比

参数	文献[1]	文献[2]	文献[3]	本文
工艺	GaAs	GaAs	GaAs	GaAs
工作频率/GHz	0.1~4	0.05~6	0.5~4	0.03~6
增益(max/min)/dB	25/13.5	20/15	24/17	20.5/14.6
输出功率 (max/min)/dBm	20/11 (P-1dB)	18/10 (P-1dB)	20.5/17.5 (P-1dB)	21.9/15.4 (P-1dB)
OIP3/dBm	30	28	30.5	34.6
芯片尺寸/mm	0.5×0.53	0.5×0.53	1.2×1.48	0.5×0.5
电压/V	7	5	5	5

5 结束语

本文提出一种新型的增益模块芯片,采用2 μm GaAs HBT 工艺设计仿真并流片测试。这款芯片通过优化版图结构,减少了芯片面积,使其有更好的集成度。该增益模块的工作频段为0.03~6 GHz,在此频段内的信号增益为20.5 dB。通过设计有源偏置,使得P-1 dB压缩点在整个频带内相比于经典达林顿结构有明显提高,最高达到21.9 dBm,并且在整个频带宽度内,线性度也有明显提高,最高达到34.6 dBm。因此,本文提出的改进方法能够有效提高达林顿结构增益模块的线性度,使输入阻抗稳定,从而降低由于HBT晶体管在大功率工作中因为自热效应而导致的增益压缩和工作点漂移,使其具有更好的性能符合未来增益模块的需求。

参考文献:

- [1] 丁华锋,严维敏,王钟,等. 0.1~4 GHz达林顿-共射共基结构的增益模块[J]. 电讯技术,2010(11): 80-84.
- [2] 王晓龙. 0.05~6 GHz有源偏置增益模块的设计[D]. 南京:东南大学,2014.
- [3] Lin Q, Wu H, Chen Y J, et al. A 0.5 to 4.0 GHz lowcost broadband GaAs HBT low noise amplifier[C]. 2019 IEEE MTT-S International Wireless Symposium(IWS). NY, USA: IEEE, 2019: 1-3.
- [4] 陈仲谋,张博. 基于InGaP/GaAs HBT工艺超宽带高线性度单片放大器[J]. 电子元件与材料, 2022, 41(1): 6.
- [5] Nitesh R S, Rajendran J, Ramiah H, et al. A 0.8 mm 2 sub-GHz GaAs HBT power amplifier for 5G application achieving 57.5% PAE and 28.5 dBm maximum linear output power[J]. IEEE Access, 2019, 7: 158808-158819.
- [6] 堵沈琪,陈亮,李丹,等. 5~6 GHz自适应线性化偏置的InGaP/GaAs HBT功率放大器[J]. 电子元件与材料, 2020, 39(3): 59-64.
- [7] Kim M, Kim J Y. Design for broadband drive amplifier of frequency split type using GaAs HBT process[J]. The Journal of the Institute of Internet, Broadcasting and Communication, 2019, 19(3): 135-140.

Ultra Wideband High Linear Sub6G Gain Block

WANG Kang

(College of Electronic Engineering, Chengdu University of Information Technology, Chengdu 610225, China)

Abstract: A monolithic microwave integrated circuit RF amplifier chip is designed based on a 2 μm GaAs HBT. The entire circuit adopted a Darlington topology and achieves input-output matching on-chip. Aiming at the low linearity of the Darlington amplifier, the active bias was designed to improve the chip linearity and output power, make the input impedance stable, and reduce the temperature sensitivity of the circuit.

Keywords: Darlington amplifier; HBT; broadband; active bias; MMIC