

一种无运放低温系数带隙基准源

米磊, 毛焜, 聂海
(成都信息工程大学, 四川 成都 610225)

摘要:为产生一个低温度系数的基准电源,设计一种无运算放大器的带隙基准电路。通过对晶体管基射级电压进行高阶温度补偿的方式,产生具有更低温度系数的基准电压。其中二阶温度补偿电路采用 MOS 管,PTAT 电流由电流镜实现,省掉运算放大器,节省芯片面积。电路采用0.5 μm BCD 工艺进行仿真。在5.8 V供电电源下、 $-40\text{ }^{\circ}\text{C} \sim 150\text{ }^{\circ}\text{C}$ 的温度内,得到基准电压为1.26 ~ 1.262 V,温度系数为 $8.07 \times 10^{-6}/^{\circ}\text{C}$ 。

关键词:基准电源;高阶补偿;温度系数;无运放

中图分类号: TN432

文献标志码: A

doi: 10.16836/j.cnki.jcuit.2017.01.007

0 引言

基准电压源是模拟电路设计中不可缺少的一个单元模块,为系统提供直流参考电压。在诸多的基准电路结构中,带隙基准电压源是目前应用最广泛的基准电压源技术。

带隙电压基准^[1]是利用具有负温度系数的双极性晶体管的基-射级电压 V_{BE} 和具有与绝对温度成正比的电压 V_{T} 以一定的权重比例相加,最终获得在一定温度范围内具有零温度系数的电压基准 V_{REF} ,表达式为

$$V_{\text{REF}} = a \times V_{\text{BE}} + b \times V_{\text{T}} \quad (1)$$

其原理如图1所示。

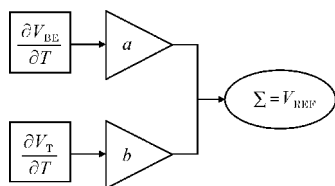


图1 带隙基准电路产生

传统的带隙基准电压主要对其温度特性的一阶项进行补偿^[1-2],随着对精度要求的不断提高,这种带隙基准源的温度特性已不能满足某些特殊应用的需求。为进一步降低温度系数,引入二阶温度补偿技术^[3-10],利用该技术,提出一种二阶温度补偿电路,与传统二阶温度补偿技术相比具有低温系数、无运放、电路简洁和功耗低等特点。

1 高阶补偿原理

通常负温度的系数产生是一个复杂的过程,一般来说,PN 结二极管的正向电压,具有负温度系数。其随温度的表达式可以表示为

$$V_{\text{BE}}(T) = V_{\text{BE}}(T_0) - \frac{T}{T_{\text{R}}} [V_{\text{BE}}(T_0) - V_{\text{BE}}(T_{\text{R}})] - (\mu - \alpha) V_{\text{T}} \ln \frac{T}{T_{\text{R}}} \quad (2)$$

其中, α 是常数, μ 是一个与温度无关,而与工艺有关的常量, $V_{\text{BE}}(T_0)$ 是常温下的电压值, T_{R} 是参考温度, $V_{\text{BE}}(T_{\text{R}})$ 是参考温度时的电压。

从式(2)可知,三极管基射基电压具有负温度系数,并且是由常数项、一阶项和高阶项组成。即 $V_{\text{BE}}(T)$ 随温度的变化可以表示为

$$V_{\text{REF}} = V_{\text{BE}}(T_0) - B \times T - C \times \int(T) \quad (3)$$

其中 B 、 C 为常数, $\int(T)$ 表示所有高阶项之和(如 $C_2 T^2 + C_3 T^3 + \dots + C_n T^n$),因此可以用额外的电路产生 I_{PTAT}^2 来抵消 2 阶项,以得到更加理想的基准源 V_{REF} 。设其表达式为

$$V_{\text{REF}} = V_{\text{BE}}(T) + D \times T + E \times \oint(T) \quad (4)$$

当(3)、(4)式中 $B=D$ 、 $C \times \int(T) = E \times \oint(T)$ 时即可得全温度补偿。运用 2 阶补偿后其基准源可以表示为

$$V_{\text{REF}} = V_{\text{BE}}(T_0) + V_{\text{PTAT}} + V_{\text{PTAT}}^2 \quad (5)$$

2 电路设计

图2为文中提出的完整的带隙基准电压源电路,主要包括预启动模块、 I_{PTAT} 模块、基准电压、 I_{PTAT}^2 模块 4 个部分。

2.1 电路架构

当电源开始上电时,PMOS 管 M2 导通, V_{LA10} 电压逐渐增大,从而使 I_{PTAT} 模块启动起来,当电源电压增大到一定值时,PMOS 管 M1 开启, M2 的栅电压升高,从而关断 M2 管。文中采用无运放产生 I_{PTAT} 电流,同利

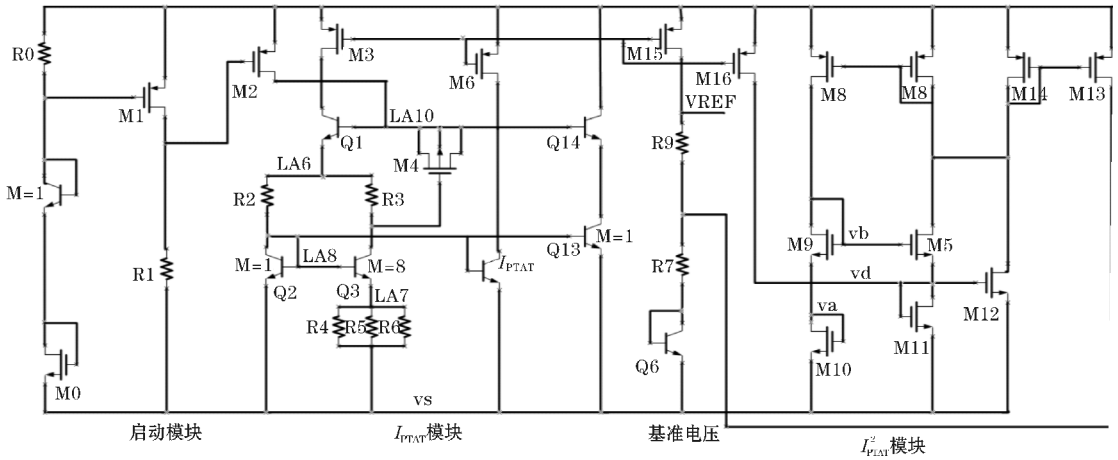


图2 2阶温度补偿整体电路

用运放产生 I_{PTAT} 相比,其电路在变得更加简洁的同时也降低了功耗和芯片面积。

在设计时,为减小沟道调制效应对电流镜带来的误差影响,可以增大 PMOS 管 M15 的 L 长度,同时也可减小电源噪声对输出基准造成的影响。

2.2 I_{PTAT} 电流

I_{PTAT} 产生原理: $I_{CQ1} = 2I_{CQ14} = 2I_{CQ13} = 2I_{CQ2}$; 同时 $I_{CQ1} = I_{CQ2} + I_{CQ3}$, 从而可得出 $I_{CQ2} = I_{CQ3}$ 。取 $R_2 = R_3$ 、可得出其电阻两端的电压相等。

$$\Delta V_{BE} = V_{BEQ2} - V_{BEQ3} = V_T \ln \left(\frac{I_{CQ2}}{I_{S2}} \right) - V_T \ln \left(\frac{I_{CQ3}}{I_{S3}} \right) = V_T \ln \left(\frac{I_{S3}}{I_{S2}} \right) \quad (6)$$

$$I_{PTAT} = \frac{\Delta V_{BE}}{R_4 // R_5 // R_6} = \frac{V_T \ln \left(\frac{I_{S3}}{I_{S2}} \right)}{R_4 // R_5 // R_6} \quad (7)$$

其中 $I_{S3}/I_{S2} = 8$, 基准电压为:

$$V_{BEF} = V_{BBQ5} + I_{PTAT} \times (R_7 + R_9) + D \times I_{PTAT}^2 \times R_7 \quad (8)$$

其中 D 表示 PMOS 管 M14 与 M13 管的宽长比。

2.3 I^2_{PTAT} 电流

图2中对于 I^2_{PTAT} 模块,选取 $(W/L)_{14}/(W/L)_{13} = D$ 、 $(W/L)_7/(W/L)_8 = 2$, 它们具有相同的工艺参数。又因为它们具有相同 V_{SG} 电压,并且如果都工作在饱和区时,设 $I_{M8} = I_Q$, 那么 $I_{M7} = 2I_Q$, M9、M10、M11、M5、M12 都有相同的阈值电压 V_{th} 。

对 NMOS 管 M9、M10:

$$V_b = 2 \times V_a = 2 \times \left(\sqrt{\frac{2I_Q}{K}} + V_{th} \right) \quad (9)$$

对 NMOS 管 M11:

$$I_{M11} = \frac{K}{2} \times (V_d - V_{th})^2 \quad (10)$$

对 NMOS 管 M5:

$$I_{M5} = \frac{K}{2} \times (V_b - V_d)^2 \quad (11)$$

同时由 KCL 得:

$$I_{M11} = I_{M5} + I_{PTAT} \quad (12)$$

由(9)~(12)式可得:

$$V_d = \frac{I_{PTAT}}{2\sqrt{2I_Q/K}} + V_{th} + \sqrt{\frac{2I_Q}{K}} \quad (13)$$

将(13)式代入(10)式得:

$$I_{M11} = \frac{I_{PTAT}^2}{16I_Q} + \frac{I_{PTAT}}{2} + I_Q \quad (14)$$

将(14)、(9)式代入(11)式得:

$$I_{M5} = \frac{I_{PTAT}^2}{16I_Q} - \frac{I_{PTAT}}{2} + I_Q \quad (15)$$

同时由 KCL 得:

$$I_{M13} = I_{M12} + I_{M5} - I_{M7} \quad (16)$$

将(14)、(15)式代入(16)式得:

$$I_{M13} = \frac{I_{PTAT}^2}{8I_Q} \quad (17)$$

3 仿真结果与分析

基于 $0.5 \mu\text{m}$ BCD 工艺模型库和 cadence 的 Spectres 仿真器,在电源电压为 5.8 V , Typical 工艺角的情况下,对带隙基准电路在 $-40^\circ\text{C} \sim 150^\circ\text{C}$ 温度内进行仿真^[11],仿真结果如图3所示。

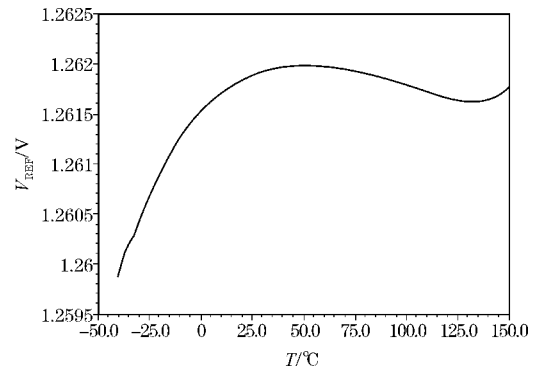


图3 基准源随温度变化曲线

由仿真基准电压源随温度的变化曲线可知相对一

阶温度补偿基准源来说,此设计的二阶温度补偿效果明显,同时可得 2 阶温度补偿基准电压 $V_{REF}=1.26\text{ V}$, 电压波动为 $200\text{ }\mu\text{V}$, 温度系数 $8.07\times10^{-6}/^{\circ}\text{C}$; 2 阶温度补偿后带隙基准电路的电源抑制比 PSRR 如图 4 所示。将本电路的参数与参考文献中的其他设计进行对比,结果如表 1 所示。

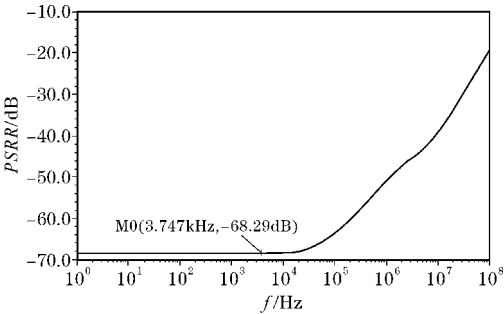


图 4 输出电压抑制比 PSRR

表 1 文中与其他同类技术的对比结果

性能指标	文献[1]	文献[3]	文献[8]	文中
温度范围/ $^{\circ}\text{C}$	-30 ~ 125	-50 ~ 120	-55 ~ 125	-40 ~ 150
温度系数/ $(10^{-6}/^{\circ}\text{C})$	14.75	11	20.6	8.07
输出电压/V	1.22	1.24	1.21	1.26
功耗/ μW	16.98	43	238	10.1

表 1 为文中与文献[1]、文献[3]、文献[8]的性能比较结果,从表 1 可以看出文中提出的结构具有较低的温度系数。

4 结束语

介绍一种基于带隙基准的原理的 2 阶温度补偿电路。仿真结果表明,在 Typical 工艺条件下,基准电压波动为 $1.26\sim1.262\text{ V}$, 温度系数 $8.07\times10^{-6}/^{\circ}\text{C}$ 。由于设计未采用运算放大器,避免运放失调电压对其温度补偿造成的误差,同时减少器件数量,节约了芯片面积、降低了功耗。

致谢:感谢成都信息工程大学科研资助项目基金(KYTZ201626)对本文的资助

参考文献:

[1] 冯勇剑,胡红平.一种低功耗 CMOS 带隙基准电压源的实现[J].微电子学,2007,(2).

[2] 张瑛,王剑,周洪敏.一种低温度系数的带隙基准电压源设计[J].计算机科学与技术,2016,(2).

[3] 吴国平,黄年亚,刘桂芝.一种二阶曲率补偿带隙基准的研究[J].电子器件,2005,(9).

[4] 吴桂能,周玮.通用二阶曲率补偿带隙基准电压源[J].微电子学,2010,(4).

[5] 张林,许世六,胡永贵,等.一种带二阶补偿的高精度带隙基准源[J].微电子学,2009,(2).

[6] 张宗航,赵毅强,耿俊峰.一种二阶曲率补偿带隙基准电压源[J].微电子学与计算机,2012,29(5):15-19.

[7] 徐伟,冯全源.一种带曲率补偿的基准及过温保护电路[J].电子技术应用,2008,34(8):69-72.

[8] 朱欢,王向展,张弛,等.应用于模数转换的高精度带隙基准源[J],电子元件与材料,2012,31(11):55-58.

[9] Khan QA, Wad hwa S K, Misri K. A low voltage switch-capacitor current reference circuit with low dependence on process, voltage and temperature [C]. Proceedings of the 16th international conference on VLSI design. 2003:504-506.

[10] Charalambos M Andreou. Savvas Koudounas, Julius Georgiou Anovel wide-temperature-range. 3.9 ppm/ $^{\circ}\text{C}$ CMOS bandgap reference circuit [J]. IEEE Journal of Solid-State Circuits, 2012, 47(2):574-581.

[11] 何乐年,王忆.模拟集成电路设计与仿真[M].北京:科学出版社,2013:196-260.

An Operational Amplifier Low Temperature Coefficient of Band Gap Reference Source

MI Lei, MAO Kun, NIE Hai

(Chengdu University of Information Technology, Chengdu 610225, China)

Abstract: A reference source for generating a low temperature drift coefficient, low temperature coefficient bandgap reference source without operational amplifiers is proposed in this paper. By using higher-order temperature compensation technology, the reference voltage with lower temperature coefficient is achieved. The second-order temperature compensation circuit constructed by MOSFET. Current mirror is used to realize the PTAT current, without the operational amplifier. Then, The chip area is reduced. The $0.5\text{ }\mu\text{m}$ BCD process is used to design the circuit. Working in 5.8 V power supply, when the temperature changes from $-40\text{ }^{\circ}\text{C}$ to $150\text{ }^{\circ}\text{C}$, the reference voltage varies from 1.26 to 1.262 V , the temperature drift coefficient is only $8.07\times10^{-6}/^{\circ}\text{C}$.

Keywords: benchmark power; high order compensation; the temperature coefficient of; no operational