

文章编号: 2096-1618(2018)02-0137-06

# 基于 ADS 的 4 G 飞地系统的 IDPA 仿真与优化设计

张印奇, 贾 博, 李乐中

(成都信息工程大学光电技术学院, 四川 成都 610225)

**摘要:** 基站通信中, 功率放大器常用的平衡式结构线性度高但效率低, 在保证高线性度的前提下为提高效率, 设计了一款反向 Doherty 结构的功率放大器, 工作于 TD-LTE 频段(1880 ~ 1920 MHz), 可以用于 4 G 飞地系统中远端机的末级功率放大, 有效地提高基站的信号传输。仿真结果显示, 在中心频点 1900 MHz 附近, 峰值输出功率(53 dBm)处和回退点(44.5 dBm)处的功率附加效率分别为 62.8% 和 38.5%, 相比于平衡式结构效率提高了 13.5%, 二次谐波和三次谐波均大于 37 dBc。最后通过实物调试及测试验证了仿真的有效性, 且额定输出功率 44.5 dBm 时开环 ACPR $\pm 20$  M 大于 32 dBc, 该设计满足基站应用。

**关键词:** ADS; 4 G 系统; 反向 Doherty 功率放大器; 功率附加效率

**中图分类号:** TP391.9

**文献标志码:** A

**doi:** 10.16836/j.cnki.jcui.2018.02.006

## 0 引言

近年来, 伴随着无线通信的发展和人类生活水平的提高, 更高速信号传输的通信系统对基站的射频功率放大器有着更高的要求, 因为功放模块输出功率决定了通信距离的长短, 其效率直接影响通信运营商的营运成本, 同时线性度也得到保障, 否则会出现互调失真现象, 导致传输信号质量降低。在手机通信中, 信号传输基站发射机功率放大器基本都在平均功率下工作, 并没有一直在峰值点或饱和点附近工作, 由此放大器的功率附加效率就明显比峰值点效率降低, 为改善功率放大器的附加效率, 常用技术有 EE&R、ET、LINC 和 Doherty 等技术<sup>[1-2]</sup>, 其中 Doherty 功率放大器实现方法简单, 成本低等优点被广泛研究和应用, 在 Doherty 的基础上增加线性化电路, 以提高功率放大器的线性度<sup>[3]</sup>。

Doherty<sup>[1]</sup> 提出由 2 个真空管和阻抗变换网络组成的功率放大器, 与一般工作在 AB 类平衡式合路功放结构相比, 功率附加效率有着显著的改善。其结构可分为传统和反向两种, 相比于传统的 DPA 结构, IDPA 有着更加紧凑的反向负载网络结构<sup>[4-5]</sup>。

在分析传统 DPA 结构的基础上, 着重讨论 IDPA 结构和工作原理, 并完成 ADS 仿真实验和输出实物验证结果。此次设计选用 AMPLION\_BLP8G21S-160PV 管子, 设计了一款工作频段在 1880 ~ 1920 MHz 的 IDPA, 峰值功率为 52.5 dBm(178 W), 峰均比为 8, 且回退范围内具有高效率和高线性度, 适用于 TD-LTE 基站。

## 1 IDPA 的原理分析

传统 Doherty 由两个相同或不同的功放管和匹配网络组成, 一个工作在 B 级或 AB 级, 一个工作在 C 级, 根据控制功放管栅级电压大小决定其工作状态<sup>[6-10]</sup>。小信号时主功放工作, 辅助功放关闭, 大信号时主功放一起工作, 辅助功放达到峰值时也是 Doherty 结构总体达到峰值的时候, 这样根据输入信号大小决定两个功放管的工作状态<sup>[11-14]</sup>。匹配网络中, 主功放后面的是  $90^\circ$ ,  $50\Omega$ ,  $\lambda/4$  阻抗变换线, 在辅助功放管小信号输入时, 有拉高阻抗从而提效率的作用, 辅助功放管工作时, 主功放视在阻抗降低, 这样主功放的输出电流就增大, 相应输出功率因为负载减小却持续增大, 当达到激励的峰值时, 辅助功放也达到了自己效率的最大点, 这样两个功放管设计的 Doherty 结构相比于单个功放效率上有显著改善<sup>[15-16]</sup>。为确保两个放大器输出相位一样, 在辅助功放之前也需要  $90^\circ$  相移, 在通过网络分析仪对两路相位进行微调, 保证有效合路输出功率。

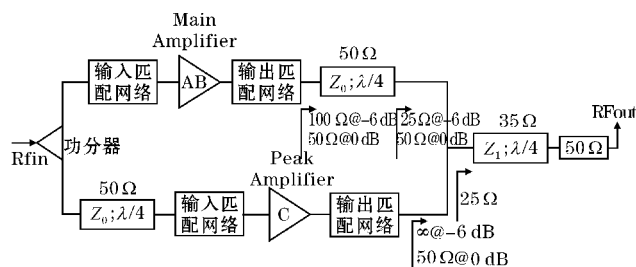


图1 DPA 结构示意图

收稿日期: 2017-12-25

基金项目: 国家自然科学基金青年科学资金资助项目(51502025)

IDPA 不同于传统 Doherty 的是  $\lambda/4$  阻抗变换线放在 Peak 管的 Offset 线后面, Offset 线的有效长度使  $\tau_{\text{out}} = 180^\circ$  (短路), 而传统 Doherty 则需要  $\tau_{\text{out}} = 0^\circ$  (开路)。

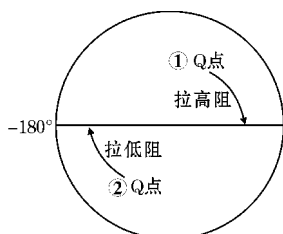


图2 匹配点走向图

(1) 传统 Doherty, 因为此时 Q 点匹配点离高阻近, 利用 Offset 线把匹配点拉向高阻点, 再用  $\lambda/4$  波长阻抗变换线把高阻转换为低阻。(2) 为反向 Doherty, Q 点匹配点离低阻近, 利用 Offset 线把匹配点拉向低阻点, 即可工作。

小信号输入时, Peak 管关断, 只有 Main 管工作, 从负载看向 Peak 管,  $\lambda/4$  阻抗变换线的特征阻抗  $Z_2$  近似于无穷大, 这样阻抗  $R_2$  也变成高阻抗, 有效地阻隔功率泄漏到 Peak 管中。  $Z_1 = 35 \Omega$ ,  $Z_2 = 50 \Omega$ , 此时  $R_1 = 25 \Omega$ , 拉低阻抗, 当 Main 管输入到最大功率时, P 点电压为  $U_{\text{MAX}}$ , 电流为  $I_{\text{MAX}}/2$ , 因此端口电阻为  $2R_{\text{opt}}$ , 其输出阻抗的变大导致电流为最大电流一半时晶体管进入饱和状态, 效率也达到第一个峰值。

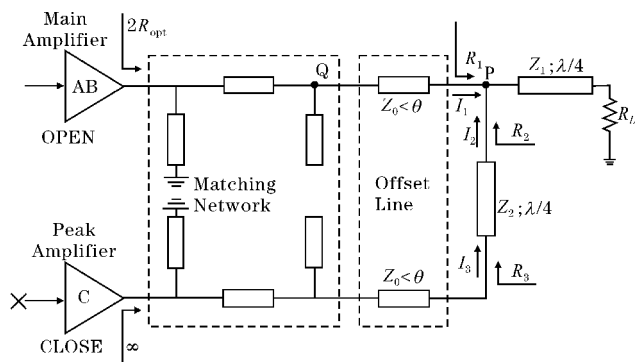


图3 IDPA 小信号输入状态

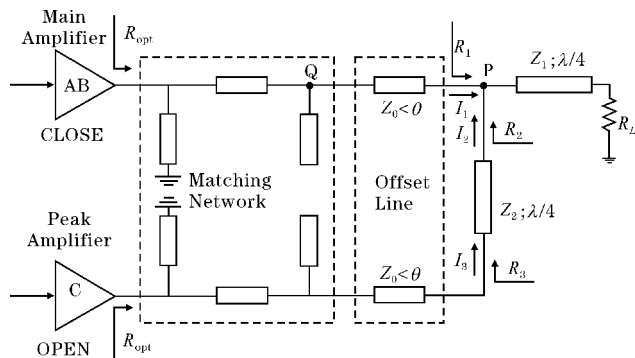


图4 IDPA 大功率输入状态

大功率信号输入时, Peak 管开启,  $R_1$  从  $25 \Omega$  逐渐变化到  $50 \Omega$ ,  $R_2$  从高阻抗逐渐变化到  $50 \Omega$ , 微带线并联合路为  $25 \Omega$ , 通过  $Z_1 = 35 \Omega$  阻抗变换线变换到  $50 \Omega$ 。当 Main 管和 Peak 管输出最大功率, P 点电压为  $U_{\text{MAX}}$ , 电流为  $I_{\text{MAX}}$ , 因此 Main 和 Peak 管输出阻抗同为  $R_{\text{opt}}$ , 输出功率达到最大, 效率再次达到峰值。

设  $P_M$  和  $P_P$  分别为 Main 管和 Peak 管的饱和输出功率,  $\alpha$  表示峰值功率的回退量  $\gamma = \frac{P_M + P_P}{P_M}$ , 则:

$$\alpha = 20 \log \gamma^{-1} = 20 \log \frac{P_M}{P_M + P_P}$$

## 2 IDPA 的仿真与设计

设计了 TD-LTE 基站功放, 用于 4 G 飞地系统中的远端机中功放单元, 工作频段为 1880 ~ 1920 MHz, 额定输出功率为 44.5 dBm, 增益约为 15 dB, 功率回退 8 dB 时, 峰值输出功率为 178 W。设计选用的是 AM-  
PLEON BLP8G21S-160PV 管, 并在 ADS 仿真平台上验证相关参数并设计相关匹配。

研读 AM-  
PLEON 公司提供的 Datasheet 资料<sup>[17]</sup>, 可得到参考应用值: 在 1880 ~ 1920 MHz 频段内, 平均输出功率为 20 W (43 dBm), 增益约为 17.5 dB, 单管最大输出功率可达 160 W, ACPR 约为 -30 dBc。且该功放管作为高集成度和 LDMOS 材质, 使制作难度及成本得以降低, 故从设计可行度和加工难易度综合考虑, 该功放管用做仿真设计是可行的。

### 2.1 直流偏置

在漏极电压  $V_{\text{DS}} = 28 \text{ V}$  条件下, 进行参数扫描设置及直流扫描仿真, 确定静态工作点, 仿真结果如图 5 所示, 在 m2 点出, BLP8G21S-160 PV 偏置于 AB 类,  $V_{\text{GS}} = 1.85 \text{ V}$ ,  $I_{\text{D}} = 620 \text{ mA}$ 。

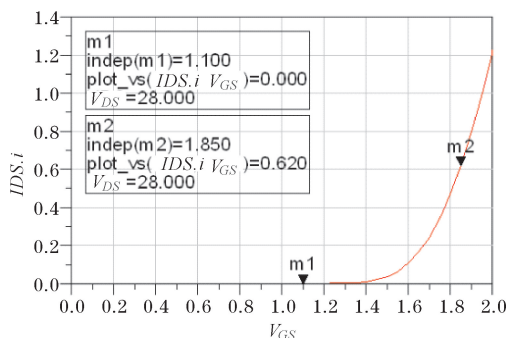


图5 直流扫描图

辅助功放栅压的大小对 Doherty 功放的参数有很大的影响,在栅压增大时,PAE 变差,增益变大,线性度变好,折中考虑选取合适的栅极偏置电压满足设计要求,结构选取电压1.1 V。

2.2 最佳阻抗确定

在 ADS 仿真平台上,利用 Source-Pull 和 Load-Pull 模板确定出最佳输入阻抗和输出阻抗。

表 1 输入输出最佳阻抗值

频率/MHz	$Z_S/\Omega$	$Z_L/\Omega$
1880	2.353-j8.430	2.508-j8.375
1920	3.032-j9.435	2.407-j8.091

2.3 输入输出匹配网络设计

根据得到的最佳阻抗参数,利用 Smith 原图进行共轭匹配设计,将得到的最佳输入源阻抗和最佳负载阻抗共轭匹配到50  $\Omega$ 上。设计输入输出匹配、偏置及稳定网络,一般采用微带线混合集总电容结构,将 Smith-Chart 调节好的匹配电路复制到 ADS 原理图中,对其中的微带线使用自带的 Line-Calc 工具,输入阻抗值和相位值计算出微带的长度和宽度,应用实际电容模型替换理想电容模型,并将这些参数设为可变量进行优化,根据实际需要在最大输出功率和最大效率间取舍,完成

输入输出匹配网络设计。

对于偏置网络,对放大器的工作状态有很大的影响,但又不能影响匹配网络性能,这就需要偏置网络抑制射频信号,结构采用高阻抗的 $\lambda/4$ 微带线再并联电容实现射频对射频信号的抑制作用,直流电源前面多个大小不一的并联电容起到去耦作用,保证放大器工作状态的稳定性。该功放管自身具有改善 VBW 引脚,主辅两路分别加10  $\mu\text{F}$ 电容到地,可以很好地保证其线性度。

将仿真优化得到的输入输出匹配网络、偏置电路、补偿线和3 dB电桥模型连接构成一个完整的 ADS 仿真电路,最终仿真得出 BLP8G21S-160PV 管设计的 IP-DA 结构的功率、效率及相关指标。

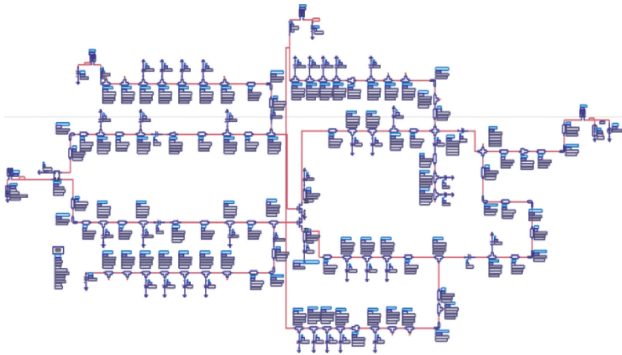


图 6 IDPA 仿真原理图

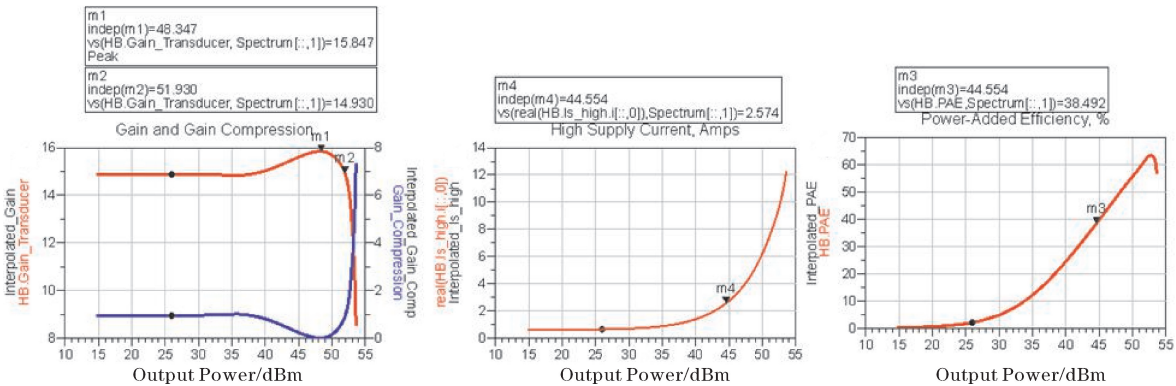


图 7 功率、效率和线性度仿真结果

Source Freq /G	Fundamental Output Power /dBm	Transducer Power Gain Efficiency/%	Power-Added Efficiency/%	DC Power Consumpt. Watts	High Supply Current	Thermal Dissipation Watts	Second Harmonic /dBc	Third Harmonic /dBc	Fourth Harmonic /dBc	Fifth Harmonic /dBc	Input Return Loss	Output Return Loss
1.880	44.65	15.65	38.66	73.47	2.624	45.06	-36.37	-75.34	-43.33	-62.04	-23.65	-11.30
1.890	44.62	15.62	38.64	72.91	2.604	44.73	-36.80	-79.47	-45.02	-62.20	-23.33	-11.64
1.900	44.55	15.55	38.49	72.08	2.574	44.33	-37.22	-85.99	-46.34	-61.80	-23.02	-11.91
1.910	44.46	15.46	38.23	70.99	2.535	43.84	-37.66	-89.55	-47.40	-61.26	-22.72	-12.24
1.920	44.34	15.34	37.84	69.68	2.489	43.31	-38.13	-75.33	-47.67	-59.39	-22.43	-12.56

图 8 额定输出功率 44.5 dBm 数据

Source Freq /G	Fundamental Output Power /dBm	Transducer Power Gain Efficiency/%	Power-Added Efficiency/%	DC Power Consumpt. Watts	High Supply Current	Thermal Dissipation Watts	Second Harmonic /dBc	Third Harmonic /dBc	Fourth Harmonic /dBc	Fifth Harmonic /dBc	Input Return Loss	Output Return Loss
1.880	52.27	14.67	62.61	261.0	9.322	97.91	-39.84	-84.46	-38.46	-49.12	-30.44	-21.11
1.890	52.27	14.67	62.61	260.0	9.285	97.16	-39.82	-66.97	-37.41	-49.54	-30.07	-22.68
1.900	52.24	14.64	62.63	257.2	9.187	95.57	-39.65	-73.62	-38.38	-49.51	-29.71	-23.20
1.910	52.17	14.57	62.81	253.1	9.039	93.84	-38.52	-77.93	-39.97	-49.49	-29.43	-23.27
1.920	52.06	14.46	62.67	247.6	8.851	91.67	-38.44	-64.63	-38.61	-49.76	-29.23	-22.50

图 9 输出功率 52.2 dBm(P1) 数据



Source Freq /GHz	Fundamental Output Power /dBm	Transducer Power Gain /dB	Power-Added Efficiency/%	DC Power Consumpt Watts	High Supply Current	Thermal Dissipation Watts	Second Harmonic /dBc	Third Harmonic /dBc	Fourth Harmonic /dBc	Fifth Harmonic /dBc	Input Return Loss	Output Return Loss
1.860	53.14	12.74	63.06	309.3	11.05	114.2	-39.76	-60.75	-37.09	-45.41	-34.65	-18.28
1.890	53.10	12.70	63.14	306.2	10.94	112.8	-39.50	-64.37	-38.29	-45.65	-34.10	-18.44
1.900	53.03	12.63	63.17	300.6	10.74	110.7	-39.19	-71.49	-39.38	-45.71	-33.64	-15.86
1.910	52.91	12.51	62.99	293.1	10.47	108.4	-38.99	-78.07	-39.87	-45.66	-33.27	-14.59
1.920	52.76	12.36	62.67	283.7	10.13	105.8	-38.78	-62.81	-39.03	-45.67	-33.09	-13.89

图 10 输出功率 53 dBm(P3)数据

仿真结果见图 7~10,设计的 IDPA 结构 P3 压缩点输出功率达 53 dBm(200 W),增益为 12.63 dB,平坦度为 0.4,功率附加效率为 63.17%,二次谐波大于 39 dBc,输入回波损耗大于 33 dB,输出回波损耗大于 14 dB。

P1 压缩点输出功率达 52.24 dBm(167 W),增益为 14.64 dB,平坦度为 0.2,功率附加效率为 62.83%,二次谐波大于 39 dBc,输入回波损耗大于 29 dB,输出回波损耗大于 23 dB。

回退 8 dB 为额定输出功率 44.5 dBm,增益为 15.55 dB,平坦度为 0.3,功率附加效率为 38.49%,二次谐波大于 37 dBc,输入回波损耗大于 23 dB,输出回波损耗大于 12 dB。

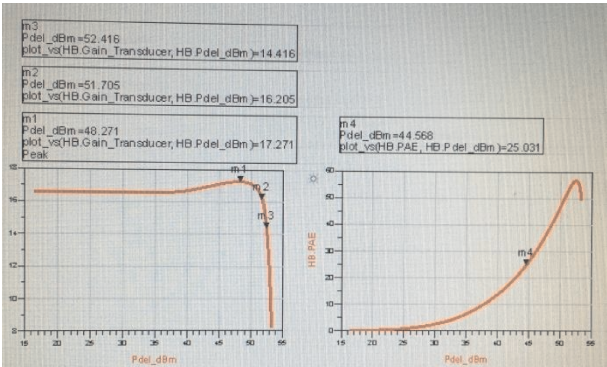


图 11 平衡式结构仿真数据

由图 11 可得,优化设计的 IDPA 结构相比于平衡式结构效率提高了 13.5%,P1 和 P3 输出功率也提高 0.5 dB。

3 实物调试及测试

ADS 仿真存在一定误差,为验证仿真结果准确性,对实物进行了调试及测试。

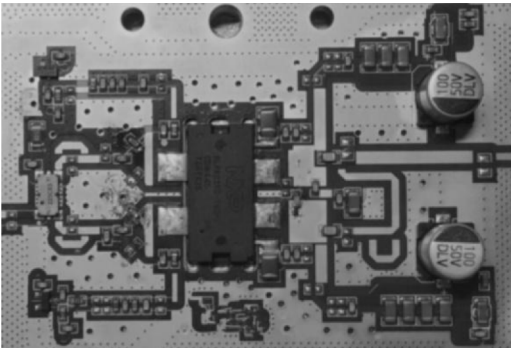


图 12 IDPA 实物图

分别对 Main 管、Main 管拉高阻、Peak 管、Peak 管小信号开路及合路进行调试。将 Main 管和 Peak 管都设置到 AB 类状态下调试各类指标,增益和驻波主要调试输入匹配节,输入端λ/4馈电线影响增益平坦度,馈电线串联电阻也影响增益及单管 ACPR,功率和效率调试输出匹配节和漏极退耦电容,最后让 Peak 管工作在 C 类,最好能与 AB 类下的匹配进行兼容,S<sub>11</sub>调试到-10 dB以下,尽量考虑最大输出功率进行匹配。单管测试结果,P1 为 49.3 dB,P3 为 50.2 dB,效率为 24%。

Main 管拉高阻,调节 Main 管输出端的 Offset 线长度,通过网络分析仪、信号源和频谱仪反复调节,功率会比上一个状态降低 2~3 dB,P1 为 46.6 dB,P3 为 47.3 dB,效率提升 12% 左右,效率为 35.86%。

Peak 管小信号开路调试,调节 Peak 管输出端 Offset 线长度,先将网络分析仪设置到 S<sub>11</sub> 中的 Smith 圆图,将开路线的线长度补偿进入网分,使其开路,再将四分之一波长线与 35 Ω 线合路点断开,开路线焊接在断点处,此时功放管工作状态是栅极电压为夹断电压,漏极电压为额定工作电压,调试 Offset 线长度使整个频段都在 Offset 线的开路点。

合路调试,将断开的微带线连接完整,进行微调,主要是合路相位对齐,最后折中功率和效率。

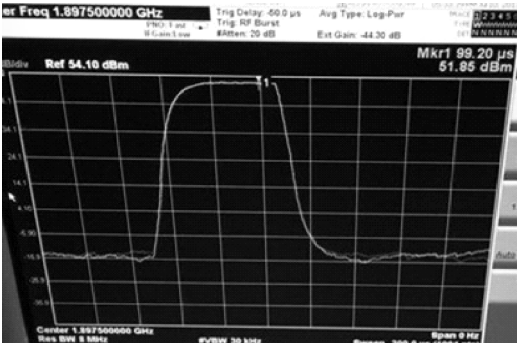


图 13 实物 P1 值测试图

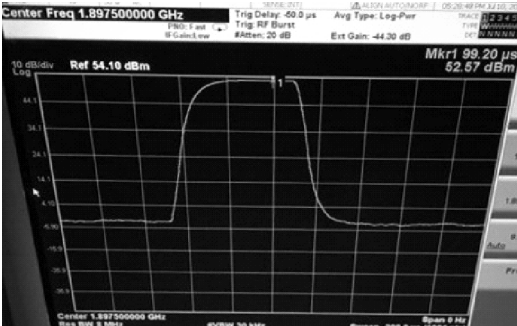


图 14 实物 P3 值测试图



图 15 开环 ACPR±20M 测试图

合路测试结果见图 13 ~ 15,  $P_1$  压缩点功率为 51.8 dBm,  $P_3$  压缩点功率为 52.5 dBm, 回退 8 dB 处功率附加效率为 36%, 回退 6 dB 处功率附加效率为 43%, 额定功率 44.5 dBm 时中心频点处开环 ACPR±20 M 分别大于 32 dBc 和 34 dBc, 增益为 15.3 dB, 增益平坦度为 0.6, 输入回波损耗 18.05 dB, 输出回波损耗 16.43 dB, VSW 处理很好地改善了线性度, 相比 ADS 仿真数据存在一定差异, 但都满足指标要求。

表 2 将 IDPA 的仿真和实物的主要指标对比, 可知实物的各项指标都略差于仿真结果, 工程上称这种现象为功放一致性问题。造成一致性问题的因素包括 PCB 工艺误差、功放管安装及焊接不规范、功放电路所用外壳结构加工误差及微波电容误差等。尽管已经采取了很多措施来改善该问题, 但在功放的生产中始终难以根除, 因此, 有时候调试是必需的。

表 2 IDPA 的仿真和实物主要指标对比

	Gain/dB	$P_1$ /dBm	$P_3$ /dBm	PAE@ 44.5dBm/%
仿真	15.5	52.2	53	38.5
实物	15.3	51.8	52.5	36

4 结束语

随着时代发展, 基站通信对功率放大器的效率和线性度有了更高的要求, 在 ADS 仿真平台上, 用 AM-  
PLEON\_BLP8G21S-160PV 功放管设计了一款可以用于 4 G 飞地系统中远端机的 IDPA, 在保证高线性度的前提下, 相对于平衡式结构效率提高了 13.5%, 通过实物调试及测试, 验证了仿真结果的有效性, 相关通信指标满足实际要求, 该设计具有高效率和高线性度, 可以运用于手机通信基站中射频拉远单元末级, 有效提高基站通信信号传输。

参考文献:

[1] Doherty W H. A new high efficiency power amplifier for modulated waves[J]. Proceedings of the Institute of Radio Engineers, 1936, 24(9): 1163-1182.

[2] Wu Cong Jie, Guan Ya Lin. Design and simulation of driver stage power amplifier[C]. Advanced Research and Technology in Industry Applications (WARTIA), 2014 IEEE Workshop on. Ottawa: IEEE, 2014: 1265-1267.

[3] Marbel M N, Simcoe M, Wilson R, et al. A load-pull-based behavioral model for Doherty PA design [C]. Wireless and Microwave Technology Conference (WAMICON), 2011: 1-5.

[4] Nick M, Mortazawi A. Adaptive input-power distribution in Doherty power amplifiers for linearity and efficiency enhancement[J]. IEEE Transactions on Microwave Theory and Techniques, 2010, 58(11): 2764-2771.

[5] Lee J, Son J, Kim B. Optimised Doherty power amplifier with auxiliary peaking cell[J]. Electronics Letters, 2014, 50(18): 1299-1301.

[6] Bouny J J. A high efficiency 250W LDMOS amplifier for polar transmitter at 940MHz [C]. Microwave Symposium Digest (MTT), 2011 IEEE MTT-S International. Baltimore, MD: IEEE, 2011: 1-4.

[7] Darraji R, Ghannouchi F M, Hammi O. A dual-input digitally driven Doherty amplifier architecture for performance enhancement of Doherty transmitters[J]. IEEE Transactions on Microwave Theory & Techniques, 2011, 59(5): 1284-1293.

[8] Grebennikov A, Bulja S. High-Efficiency Doherty Power Amplifiers: Historical Aspect and Modern Trends[J]. Proceedings of the IEEE, 2012, 100(12): 3190-3219.

[9] Kim J H, Cha J H, Kim I D, et al. Optimum operation of asymmetriacal-cells-based linear Doherty power amplifiers-uneven power drive and power matching [J]. IEEE Trans Microwave Theory Tech, 2005, 53(5): 1802-1809.

[10] Srirattana N, Raghavan A, Heo D, Allen PE, et al. Analysis and design of a high efficiency multi-stage Doherty power amplifier for wireless communications [J]. IEEE Transactions on Microwave

- Theory & Techniques, 2005, 53(3): 852–860.
- [11] Kim M S, Cho H, Ahn G H, et al. The efficiency improvement of a compact inverted Doherty amplifier using bias line adjustment[C]. Asia-Pacific Microwave Conference, 2007.
- [12] Ahn G, Kim M S, Park H C, et al. Design of high efficiency and high power inverted Doherty amplifier[J]. IEEE Transactions on Microwave Theory & Techniques, 2007, 55(6): 1105–1111.
- [13] Cho H, Kim M S, Jeong J, et al. A 30W cartesian feedback transmitter with 40% efficiency incorporating an inverted Doherty amplifier[C]. Asia-Pacific Microwave Conference, 2007.
- [14] 郑璇. 高效率双频 Doherty 功率放大器的研究与设计[D]. 北京: 北京邮电大学, 2014.
- [15] 张敏翔, 汤碧玉, 吴晓芳, 等. 基于 ADS 平台反向 Doherty 结构的功率放大器的设计与仿真[J]. 厦门大学学报, 2011, 50(4): 729–733.
- [16] 南敬强, 王艳强, 方杨. 基于双向牵引技术的反向 Doherty 功率放大器设计[J]. 激光杂志, 2014, 35(8): 69–73.
- [17] <http://www.ampleon.com/products/mobile-broadband/2.0-2.2-ghz-transistors/BLP8G21S-160PV.html>[EB/OL].

## IDPA Simulation and Optimization Design of 4 G System based on ADS

ZHANG Yin-qi, JIA Bo, LI Le-zhong

(College of Optoelectronic Technology, Chengdu University of Information Technology, Chengdu 610225, China)

**Abstract:** In base station communication, the balanced structure of the power amplifier is of high linearity but low efficiency. To increase efficiency under the premise of high linearity, an inverted Doherty power amplifier (IDPA), which works on the TD-LTE band (1880–1920 MHz), is designed on the basis of the ADS simulation platform. It can be used for the last stage power amplification of the remote terminal in the 4 G system to effectively improve the signal transmission of the base station. Near the central frequency of 1900 MHz, the power added efficiency at the peak output power (53 dBm) and the back point (44.5 dBm) is 62.8% and 38.5% respectively, and the efficiency of the IDPA structure is about 13.5% higher than that of the balanced structure. The two and three harmonics are more than 37 dBc. At last, the effectiveness of the simulation is verified through the physical debugging and testing. The open loop ACPR $\pm$ 20 M is more than 32 dBc when the rated output power is 44.5 dBm. The design meets the application of base station.

**Keywords:** ADS; 4 G system; inverted Doherty power amplifier; power added efficiency