

文章编号: 2096-1618(2021)04-0396-04

一种含有源巴伦 CMOS 双频低噪声放大器的设计

熊 荣, 陈昌明, 李 娜, 李万里
(成都信息工程大学通信工程学院, 四川 成都 610225)

摘要:设计了一种可用于北斗 B1/B2 频段带有源巴伦的可切换双通道 CMOS 低噪声放大器。为了实现不同频率的切换,使用开关管改变输入阻抗匹配。输出端采用一种有源巴伦技术,在降低芯片功耗和面积的同时将单端输入信号转变为差分输出信号。使用 Cadence Spectre RF 基于 SMIC 0.13 μm 1P6M RF CMOS 工艺下进行仿真。结果显示,在1.2 V 工作电压下,当输入信号为1.56 GHz时,LNA 的增益、噪声系数和偏置电流分别为19.77 dB、1.13 dB和1 mA;当输入信号为1.2 GHz时,LNA 的增益、噪声系数和偏置电流分别为27.43 dB、2.11 dB和1 mA,功耗约为1.8 mW。

关键词: CMOS; 双通道; 有源巴伦; 低功耗

中图分类号: TN722.3

文献标志码: A

doi: 10.16836/j.cnki.jcuit.2021.04.008

0 引言

随着标志着中国北斗卫星导航系统建设基本完成的最后一颗北斗三号组网卫星的成功发射,下一步的目标便是于2035年建成一个更加泛在、更加融合、更加智能的综合时空体系^[1]的BDS。因此在用户接收机方面,仅支持单一系统的结构已不能满足应用需求,多频段、低功耗以及小尺寸的导航芯片成了热点研究方向。

低噪声放大器(LNA)处在整个射频接收系统的最前端,其性能极大程度影响着整个系统性能的好坏^[2]。虽然已有多位学者对单频LNA设计方法进行了研究,也有部分学者对双频LNA进行了研究,但是其功耗、性能和尺寸等方面还存在可优化的部分。传统双频LNA的输出端常采用片外巴伦结构来产生与下级混频器部分相连的差分信号,但这种结构体积偏大,功耗较高,且其插入损耗会使整个接收系统噪声系数增加^[3]。

因此在传统双频LNA的结构上进行了改进,采用一种有源巴伦的放大器结构,改善了使用传统片外巴伦结构带来的缺点^[4]。基于卫星导航系统兼顾多频点的趋势,采用SMIC 0.13 μm RF CMOS工艺实现1.2 GHz/1.56 GHz双频点小尺寸低功耗LNA设计。在综合考虑了噪声匹配和功率匹配后,在B1/B2频点均具有良好性能。

1 电路设计与分析

1.1 LNA 核心结构设计

差分放大器电路结构具有可以抑制差模干扰和衬底耦合噪声的优势,但其功率消耗和电路面积也成倍

增加,与低功耗设计相悖。且在射频信号输入时需通过巴伦电路将其由单端输入转换为差分输入信号,其噪声系数也会因引入2 dB左右的损耗而增大,因此为了缩小面积和降低功耗,选择了单端放大器结构。

LNA核心电路放大管采用的是具有增益高、线性度好、噪声系数低及易于实现输入阻抗匹配等优点的带源级负反馈电感的共源放大器^[5]。同时使用共栅管减少晶体管的密勒效应和增大输出阻抗,提供高反向隔离度。故双通道LNA采用的是共源共栅结构作为核心电路部分。

带源级负反馈电感共源共栅电路的基本结构如图1(a)所示。 M_1 为放大管, M_2 以共源共栅形式连接。将电感 L_s 接在 M_1 的源级形成源级负反馈,并将电感 L_g 接在 M_1 的栅级,用作阻抗匹配。则在忽略栅漏电容时的输入阻抗为

$$Z_{in} = j\omega L_s + \frac{1}{j\omega C_{gs,eff}} + \frac{g_m L_s}{C_{gs,eff}} \quad (1)$$

$$C_{gs,eff} = C_{gs} + C_{ext} \quad (2)$$

$$\omega_T = \frac{g_m}{C_{gs,eff}} \quad (3)$$

式中: $C_{gs,eff}$ 为晶体管的实际栅源电容; ω_T 为晶体管的截止频率; g_m 为其跨导; C_{ext} 为并联电容; ω 为谐振频率。

从式(1)可以看出, Z_{in} 的实部值由负反馈电感 L_s 决定。通过调节 L_s 即可使输入阻抗 Z_{in} 值与源阻抗 R_s 值相等。

将式(3)代入式(1),可得:

$$Z_{in} = j\omega(L_s + L_g) + \frac{1}{j\omega C_{gs,eff}} + \omega_T L_s \quad (4)$$

从式(4)可看出该结构只在一个频率(即谐振频率 ω) Z_{in} 的实部值才等于 R_s ,所以这种方法可提供北斗卫星导航接收机所需的窄带匹配。虚部部分可调节外部等效电容 C_{ext} 的值来使虚部为零,令电路工作在

不同频率处。即:

$$\omega_0 = \frac{1}{\sqrt{(L_g + L_s)C_{gs,eff}}} \quad (5)$$

可知,器件选择时,先调节 L_s 和 C_{ext} 让放大器实部值与 R_s 相等,再调 L_g 和晶体管 M_1 宽长比改变 C_{gs} ,使式(5)成立^[6]。最后再通过晶体管开关切换,实现不同的等效电容 C_{ext1} 和 C_{ext2} ,达到不同的 $C_{gs,eff}$,如图1(b)所示,完成多个频段的切换。

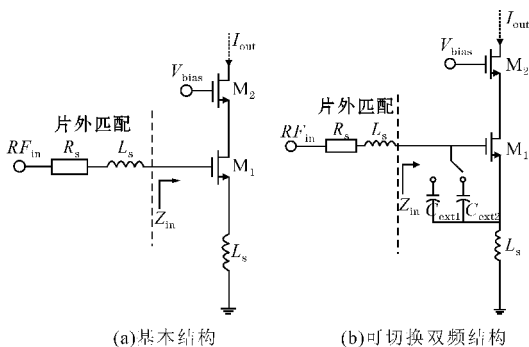


图1 双频共源共栅 LNA 结构

1.2 双频段可调 LNA 分析

使用的完整双频 LNA 结构如图2所示,其由两级放大器组成,第一级采用的带源级负反馈的是共源共栅(CS/CG)结构。

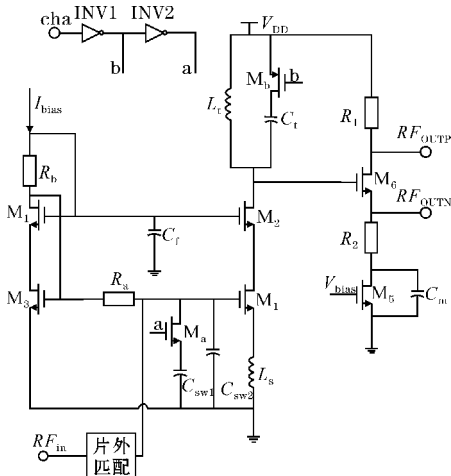


图2 带巴伦的双频段 LNA 电路图

针对北斗 B1/B2 双频段 LNA 的设计,需使用频带切换技术调节匹配网络使其工作在不同的频带。通过一位控制字利用反相器提供高低电平,使开关管在高低电平时开启或关闭,当 cha 为 0 V 时, a 为 0 V, b 为高电平 1.2 V,此时 M_b 开启, M_a 关闭,提供 B1 频段 1.56 GHz 处的匹配。当 cha 为 1.2 V 时, a 为高电平 1.2 V, b 为 0 V,此时 M_a 开启, M_b 关闭,提供 B2 频段 1.2 GHz 处的匹配。

图3为 MOS 开关管开闭时选频网络等效电路模型,开关状态由开关管的栅极电压 V_g 决定。图3(b)为当开关高电压导通时,SW 管等效为小电阻 R_{on} 时的

等效电路;图3(c)为当开关低电压关断时,SW 管等效为小电容 C_{off} 时的等效电路。

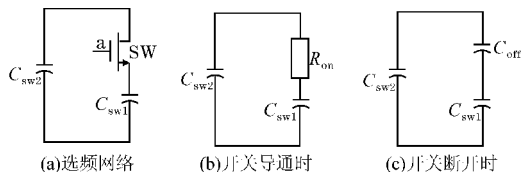


图3 开关开闭时选频网络等效电路模型

因此,此设计能在两个频段内实现输入实部为 50 Ω 的可调输入匹配网络。由输入阻抗的实部与虚部公式:

$$\text{Re}(Z_{in}) = (1 - \frac{2C_{gd}}{C_{gs,eff}}) \frac{g_m(L_s + L_g)}{C_{gs,eff}} = R_s \quad (6)$$

$$\text{Im}(Z_{in}) = j\omega(L_s + L_g) + \frac{1}{j\omega C_{gs,eff}} = 0 \quad (7)$$

先固定所需 L_s 和 L_g 值,使实部值与 R_s 相等。再通过谐振频率 ω 的值,由式(7)对虚部进行计算。完成两个频段对应所需 $C_{gs,eff}$ 的计算。再通过两个频段下输入管 M_1 的复用,实现了双频段的匹配,在外部采用相同匹配电路,即可使 LNA 工作在不同的频段。

1.3 输出负载有源巴伦结构设计

因为下一级的混频器需在中间通过缓冲电路与 LNA 相连。缓冲电路既可能提升其驱动能力,又可在 LNA 的输出端将单端输出信号转换为混频器输入端所需差分信号。因此第二级放大器使用一种简单巴伦结构,将输入的单端信号经栅极分别传入源极和漏极并分别输出两路反向信号。且令位于 M_6 源端的负载电阻 R_2 与位于 M_6 漏端的负载电阻 R_1 取值相同,来获得两路增益相同,相位相差 180 度的反向信号。电路结构如图2右边电路所示,忽略沟长调制效应,则有

$$V_{outp} = \frac{g_{m6}R_1}{g_{m6}R_1 + 1} = -V_{outn} = -\frac{g_{m6}R_2}{g_{m6}R_2 + 1} \quad (8)$$

式中 g_{m6} 为 M_6 管的跨导。从式(8)可以看出: V_{outp} 与 V_{outn} 幅度相同,相位相反,第二级有源巴伦放大器结构的电压增益近似为 1,不改变系统整体增益。

2 电路参数选择

将单个晶体管进行直流仿真分析,对其偏置电压 V_b 扫描,发现其在 500 ~ 600 mV 时可获得最小噪声系数,再由 V_b 变化时工作电流的变化情况以及低功耗的考虑,选择在最低 500 mV 偏置电压下的漏极电流 1 mA。由于 LNA 电路的前级对后级噪声影响巨大,因此电路的噪声性能主要由共源级 M_1 栅宽决定。因为栅宽越大,噪声越小^[7],且需要在规定功耗下设计出合理尺寸获得小噪声系数,于是采用功耗约束噪声优化技术^[8]。获得最小噪声的最佳品质因数公式为

$$Q=|c|\sqrt{\frac{5\gamma}{\delta}}\left[1+\sqrt{1+\frac{3}{|c|^2}\left(1+\frac{\delta}{5\gamma}\right)}\right] \quad (9)$$

式中: c 为栅级源级间噪声的相关系数; γ 为沟道热噪声系数; δ 为跟工艺相关的噪声参数,且 $\delta=2\gamma$ 。最佳品质因数 Q 取值常为 $3.5\sim 4.5$,经过分析后 Q 值取 4.5 。则在功率约束条件下得最优器件栅宽计算公式^[9]为

$$W_{\text{opt}}=\frac{3}{2\omega LC_{\text{ox}}R_{\text{s}}Q}\approx\frac{1}{3\omega LC_{\text{ox}}R_{\text{s}}} \quad (10)$$

式中: ω 为工作频率; L 为晶体管有效栅长; C_{ox} 为单位面积的栅氧化层电容; R_{s} 为源极阻抗,取 $50\ \Omega$ 。

由于共栅器件的宽度对性能影响极小,且当 M_2 宽度与 M_1 相等时,器件布局能尽可能缩小^[10],因此考虑到功耗影响,最终 M_1 和 M_2 管的宽长比为:

$$\left(\frac{W_1}{L_1}\right)=\left(\frac{W_2}{L_2}\right)=\frac{100}{0.13}\ \mu\text{m} \quad (11)$$

此时可根据之前仿真获得的偏置电压和工作电流求出截止频率 ω_{T} 。又

$$g_{\text{m}}=\mu_{\text{n}}C_{\text{ox}}\frac{W_{\text{opt}}}{L}V_{\text{eff}} \quad (12)$$

$$C_{\text{gs}}=\frac{2}{3}W_{\text{opt}}LC_{\text{ox}}+C_{\text{gso}}W_{\text{opt}} \quad (13)$$

由式(4)、(12)、(13)联立求出 MOS 管的截止频率 ω_{T} 的值。再由噪声系数

$$F_{\text{min}}=1+2.4\frac{\alpha}{\gamma}\left[\frac{\omega}{\omega_{\text{T}}}\right] \quad (14)$$

得到最小噪声系数 F_{min} 约为 $0.62\ \text{dB}$ 。

由式(1)得出输入网络实部匹配时的电感 L_{s} 和 L_{g} 值分别为 $3.5\ \text{nH}$ 和 $38\ \text{nH}$,由于使用同样的片外匹配,可由谐振在频率 $\omega=1.2\ \text{GHz}$ 和 $\omega=1.56\ \text{GHz}$ 时虚部的值计算出 $C_{\text{sw}1}$ 和 $C_{\text{sw}2}$ 分别为 $100\ \text{fF}$ 和 $25\ \text{fF}$ 。并联电容 C_{f} 到地能滤除掉部分由电压引起的噪声,降低系统的噪声系数。负载电感 L_{f} 值正比于系统增益,但过大的电感值会引入大面积的电感,因此折中考虑后选择 $10\ \text{nH}$ 。

3 仿真结果分析

采用 Cadence Spectre RF 对有源巴伦的双频 LNA 电路基于 SMIC $0.13\ \mu\text{m}$ 工艺进行了仿真和验证,并进行版图的设计。在 $1.2\ \text{V}$ 的电源电压下,第一级电路工作电流为 $1\ \text{mA}$,第二级 $0.5\ \text{mA}$,整体电路的功耗为 $1.8\ \text{mW}$ 。当设置 $\text{cha}=0\ \text{V}$ 时, $1.56\ \text{GHz}$ 下的 S 参数和 $\text{cha}=1.2\ \text{V}$ 时, $1.2\ \text{GHz}$ 下的 S 参数如图 4 所示,噪声系数 NF 如图 5 所示。

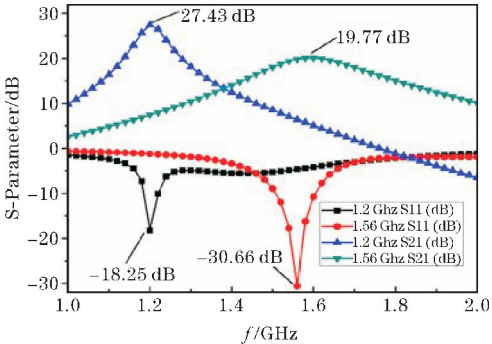


图4 不同频段下的 S 参数

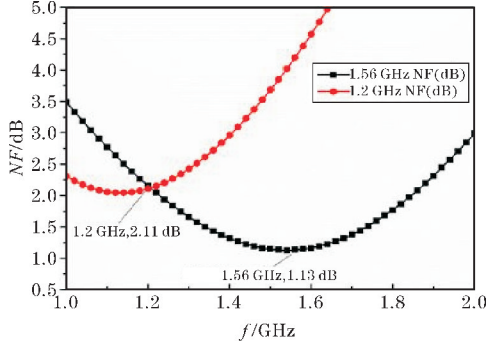


图5 不同频段下的噪声系数

由图 5 可见,在 $1.56\ \text{GHz}$ 处的 S_{11} 为 $-30.66\ \text{dB}$,增益为 $19.77\ \text{dB}$,噪声系数为 $1.13\ \text{dB}$ 。 $1.2\ \text{GHz}$ 处的 S_{11} 为 $-18.25\ \text{dB}$,增益为 $27.43\ \text{dB}$,噪声系数为 $2.11\ \text{dB}$ 左右。满足系统设计指标要求。

最终进行了版图设计及绘制, LNA 的整体版图如图 6 所示,面积为 $0.25\ \text{mm}^2$ 。

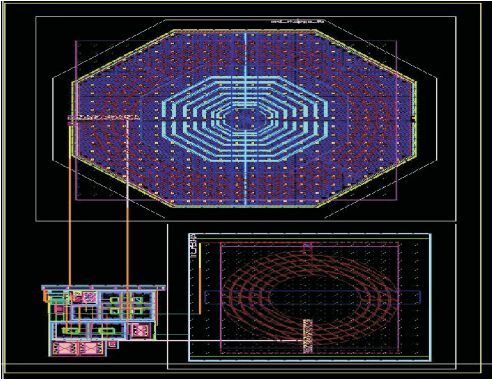


图6 LNA 的版图

表 1 为对所述双频 LNA 仿真验证后,又与近年来已发表的相关文献中 LNA 的性能指标进行比较,可看出所设计的 LNA 在功耗、噪声、增益、匹配等方面具有一定的优势。

表1 双频 LNA 的设计性能参数比较

方法	频率/GHz	工艺/nm	增益 S_{21} /dB	噪声系数 NF/dB	线性度 IIP3/dBm	匹配参数 S_{11} /dB	功耗 P_{DC} /mW
文中 LNA	1.2/1.56	130	27/20	2.11/1.13	-15.2/-15.8	-18/-31	1.8
文献[11]	2.05/5.65	130	14.9/14.9	4/4.8	-2/-4	-8.6/-32.4	6.4
文献[12]	2.45/6.0	180	9.4/18.9	2.8/3.8	-4.3/-5.6	-12.6/-21	2.79
文献[13]	2.4/5.25	180	20/8	6.6/6.6	—	-7/-12	15
文献[14]	1.57/1.2	180	18.2/16.8	0.9/0.8	-22.9/-20.4	-17/-21	10.26
文献[15]	3.0/5.0	130	21.2/21.9	2.5/2.7	-12.5/-13.8	-9.2/-6.4	7.2

4 结束语

基于 CMOS 0.13 μm 工艺在 Cadence Spectre RF 软件下,设计了一种有源巴伦的双频 LNA 电路。仿真结果显示,在1.2 V工作电压下,所设计 LNA 在北斗 B1/B2 两个频段内性能指标良好,在功耗值较低的情况下实现了高增益低噪声系数。且输出端不需要片外巴伦,缩小了传统的双频 LNA 芯片面积。因此适合于低成本、低功耗的双频 LNA 应用。

参考文献:

- [1] 李冬航.“北斗+”融合创新与“+北斗”时空应用[J]. 卫星应用,2020(7):32-36.
- [2] 李兵,庄奕琪,龙强.一种 CMOS 卫星导航接收机多模低噪声放大器设计[J]. 电路与系统学报,2012,17(5):42-47.
- [3] Sanghoon J, Choi T Y, UngKin J Y, et al. A 3-to-5 GHz UWB LNA with a low-power balanced active-balun[J]. IEEE Radio Frequency Integrated Circuits Symposium. 2009(2):303-306.
- [4] 陈晓飞,李小晶,邹雪城,等.带有源巴伦的 CMOS 宽带低噪声放大器设计[J]. 华中科技大学学报(自然科学版),2013,41(5):45-47+51.
- [5] 尹强,黄海生,曹新亮,等. CMOS 射频前端 LNA 的设计[J]. 电子元件与材料,2018,37(6):68-72.
- [6] 祁赓,黄海生,李鑫,等.基于 TSMC 0.18 μm RF CMOS 工艺的 1.2 GHz LNA 的设计和仿真[J]. 电子元件与材料,2019,38(12):84-88+94.
- [7] 蒋证东. 硅基微波毫米波放大器集成电路研究[D]. 成都:电子科技大学,2019.
- [8] Lee T H. CMOS 射频集成电路设计[M]. 余志平,周润德,译. 北京:电子工业出版社,2012:280-307.
- [9] 唐江波,王宁章,卢安栋,等.一种高增益低功耗 CMOS LNA 设计[J]. 通信技术,2011,44(4):175-177.
- [10] Razavi B. RF Microelectronics[M]. 北京:机械工业出版社.2017:135-142.
- [11] X Yu, N M Neihart. Analysis and Design of a Reconfigurable Multimode Low-Noise Amplifier Utilizing a Multitap Transformer[J]. IEEE Trans. Microwave Theory Techn., 2013,61(3):1236-1246.
- [12] N M Neihart, J Brown, X Yu. A dual-band 2.45/6 GHz CMOS LNA utilizing a dual-resonant transformer-based matching network[J]. IEEE Trans. Circuits Syst. I, Reg. Papers, 2012, 59(8):1743-1751.
- [13] T Kitano, K Komoku, T Morishita, et al. A CMOS LNA equipped with concurrent dual-band matching networks[J]. in Proc. IEEE Asia Pacific Microw. Conf. (APMC), 2017(11):566-569.
- [14] 武振宇,马成炎,叶甜春,庄海孝.一种可切换的双频段 CMOS 低噪声放大器[J]. 微电子学,2010,40(2):217-221.
- [15] Singh R, Slovin G, Xu M, et al. A reconfigurable dual-frequency narrowband CMOS LNA using phase-change RF switch[J]. IEEE Trans Microwave Theo& Tech, 2017, 65(11):4689-4702.

A CMOS Dual-band Low Noise Amplifier Design with Source Barron

XIONG Rong, CHEN Changming, LI Na, LI Wanli

(College of Communication Engineering, Chengdu University of Information Technology, Chengdu 610225, China)

Abstract: A switchable dual-channel CMOS low noise amplifier with source Barron for Beidou B1/B2 frequency band is designed. In order to achieve different frequency switching, switch tube is used to change the input impedance matching. The output terminal adopts an active Barron technology to transform the single-terminal input signal into differential output signal while reducing the power and area of the chip. Cadence Spectre RF was used for simulation based on SMIC 0.13 μm 1P6M RF CMOS process. The results show that LNA gain, noise coefficient and bias current are 19.77 dB, 1.13 dB and 1 mA respectively when the input signal is 1.56 GHz at 1.2 V working voltage. At 1.2 GHz, LNA's gain, noise coefficient and bias current are 27.43 dB, 2.11 dB and 1 mA respectively, and its power consumption is about 1.8 mW.

Keywords: CMOS; dual channel; active Barron; low power consumption