

文章编号: 2096-1618(2022)01-0028-06

一种基于以太网的多通道高压放大系统设计

关 宇, 李学华, 何成君, 陈 俊, 李明华

(成都信息工程大学电子工程学院, 四川 成都 610225)

摘要:针对多通道压电陶瓷驱动系统中控制不够灵活、不能及时输出及功耗过高的问题,提出一种基于以太网控制可实现多通道电压同时输出的高压放大系统设计方案。系统采用 STM32+FPGA 相互配合的控制方式,利用 STM32 外设丰富和操作方便的特点,设计实现对以太网控制器 W5300 的配置,从而可灵活地接收和解析来自上位机的指令;利用 FPGA 并行处理速度快的特点,能同时对 8 片数模转换芯片 AD5760 进行操作,并控制 10 片模拟高压开关 HV2601 将输出通道拓展到 160 路;高压放大部分则采用三级放大电路串联的方式,对 AD5760 输出的模拟低电压进行放大。对整个系统进行功能测试,验证了方案的可行性。

关键词:高压放大;FPGA;STM32;以太网;数模转换;高压模拟开关

中图分类号:TN432

文献标志码:A

doi:10.16836/j.cnki.jcuit.2022.01.005

0 引言

压电陶瓷 (piezoelectric ceramics) 是一种在受到压力时两端会出现电压或在电场作用下发生机械变形的晶体材料^[1]。承担压电陶瓷驱动的主要为高压放大器 (HVA),随着电子技术的不断发展,对高压放大器输出电压的灵活性、实时性和稳定度都有更高要求。

现阶段单独基于 FPGA 和 MCU 的高压放大系统较多,但将这两者结合实现从指令输入到电压输出的系统却较少。胡域^[2]和吴薇^[3]分别采用 MCU 和 DSP 对放大电路进行控制,当输出通道数较多时,需要依次对每一通道进行配置,很难保证电压数据的及时更新。范伟等^[4]和杨滌光等^[5]提出的多通道电压放大系统利用 DAC 输出所需要通道数的模拟低电压,再分别进行高压放大以驱动压电陶瓷形变,如图 1 所示,这样的控制方式虽然结构简单,但由于 HVA 功耗高、体积大,造成放大板工作温度高,加速了器件老化,也不方便移动。

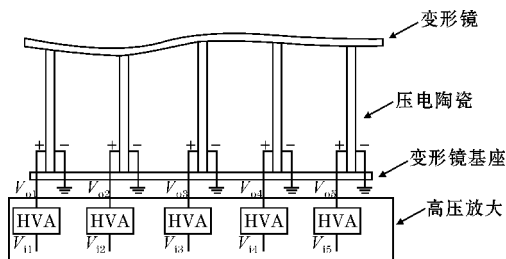


图1 一对一型压电陶瓷驱动器

对此提出一种 FPGA 和 STM32 相结合的高压放大系统,其中 STM32 主要完成与主机通信的功能,包含 W5300 配置、主机指令解析和 D/A 数据发送,而 FPGA 主要负责 D/A 数据接收和 DAC、模拟开关芯片控制时序的实现。系统高压输出采用多路分时复用驱动 (time sharing multi-plex),如图 2 所示,相比于一对一的驱动方式,可以显著减小 HVA 的数量。

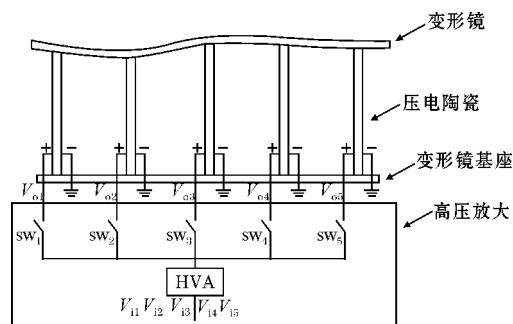


图2 多路分时复用压电陶瓷驱动器

在系统总体设计方案的基础上,分模块讨论电路实现和软件设计思路。

1 系统总体设计

如图 3 所示,系统可大致分为 3 个部分:以太网接收部分、数模转换部分和高压放大部分。

设计中的 MCU 采用的是 ST 公司的 STM32F103 系列,支持 SPI、I2C、USB、UART 等多种外设功能,FP-GA 则采用 Xilinx 公司 Artix7 系列的 XC7A100T,两者通过 FSMC (flexible static memory control-ler,可变静态存储控制器) 接口连接。由于每个 DAC 输出通道与

收稿日期:2020-11-17

基金项目:国家自然科学基金资助项目 (41375043,41575022);四川省科技厅资助项目 (2014JY0093)

HVA 直接连接,故可以通过减少 DAC 的输出通道达到减少 HVA 数量的目的,但减少 DAC 通道则需要更多的模拟开关实现 160 通道的输出,这将增大扫描周期,无法充分发挥系统实时性的优势,所以综合考虑选择 8 片 16 位单通道的 AD5760 实现系统的数模转换功能;选择 5 片 HV2601 将 8 路高压输出拓展到 160 路,该芯片是 Microchip 公司生产的 16 通道模拟高压开关。高压放大器的型号为 LTC6091,是 ADI 公司设计的双通道高电压精准型运算放大器。

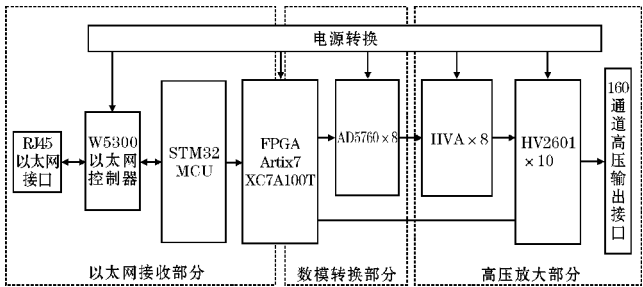


图 3 系统总体设计框图

高压放大系统具有如下的功能特点:(1)采用以太网接口,可直接与上位机通信,实现对高压放大板的控制及 D/A 数据的实时传输。(2)FPGA 直接控制 DAC 器件和模拟开关器件,可实现 160 通道电压扫描输出,扫描时间可控。(3)高压放大采用同相比例放大+推挽输出级的形式,具有较强的电流输出能力。

2 硬件结构设计

2.1 以太网接收电路设计

FSMC 是 STM32 系列采用的一种新型存储器扩展技术,支持多种静态存储器类型和丰富的存储操作方法,对于可以直接以内存地址空间访问相应数据的器件来说,可将其作为 STM32 的外部存储器进行操作^[6]。以太网接收部分电路连接如图 4 所示。

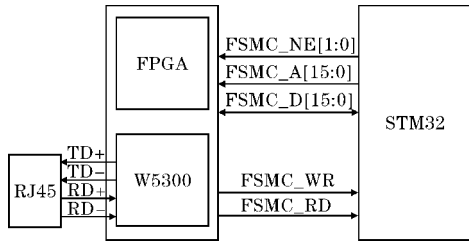


图 4 以太网接收部分硬件连接图

RJ45 接口通过 TD+、TD-、RD+ 和 RD- 4 根信号线与 W5300 通信,分别实现差分发送和差分接收的功能^[7]。W5300 和 FPGA 均作为 STM32 的外置存储器挂载到 FSMC 总线上,复用地址总线 FSMC_A 和数据

总线 FSMC_D^[8],通过片选信号 FSMC_NE 选择需要访问的器件。

2.2 数模转换电路设计

采用±12 V 供电的 AD5760 时钟信号(SCLK)、数据线(SDIN、SDIO)和控制信号(SYNC、LDAC)直接连接到 FPGA 的 IO 管脚上,如图 5 所示。

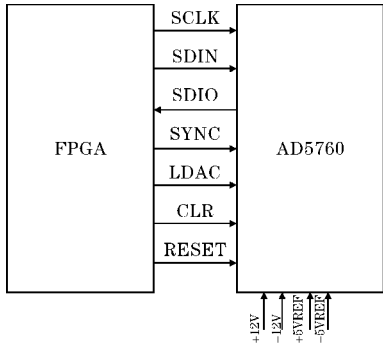


图 5 数模转换电路硬件连接图

根据器件手册,AD5760 的理想传递函数如下:

$$V_{OUT} = \frac{(V_{REFP} - V_{REFN}) \times D}{2^{16}} + V_{REFN} \quad (1)$$

其中 D 是写入到 DAC 的 16 位二进制数据,设计要求输出-5 ~ 5 V,经过计算得 $VREF(+)$ 为 5 V, $VREF(-)$ 为-5 V。参考电压是能够始终保持恒定的电压,与负载、温漂等参数无关,电压基准源较直流转换器(DC-DC)和稳压器(LDO)有较优的电压稳定度,故采用 TL431 和 LM4041 分别实现±5 V 的参考电压,如图 6 所示。

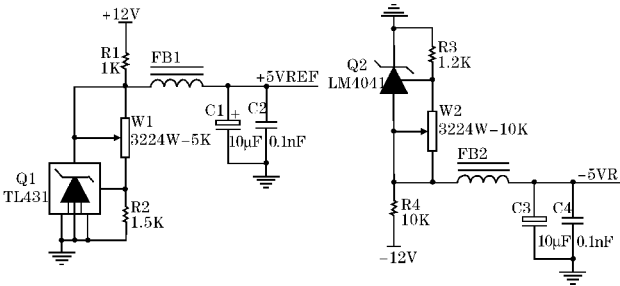


图 6 参考电压发生电路

在实际操作过程中,由于 DAC 存在偏置误差(offset error)和增益误差(gain error)^[9],使 DAC 实际输出电压范围和理论输出电压范围存在偏差,将固定电阻替换成电位器,可对参考电压进行微调,从而实现对偏差的修正。

2.3 模拟开关电路

如图 7 所示,类似数模转换电路,模拟开关电路也由 FPGA 直接控制。10 片 HV2601 总共构成 160 个模

拟高压开关,每个开关分 SWA 和 SWB 两个端口,8 路高压放大电路的输出按照 1 对 20 的关系依次与模拟开关的 SWA 端口连接,FPGA 通过串行信号 DIN,向 HV2601 写入开关的状态。若开关导通,电压通过 SWB 端口输出。

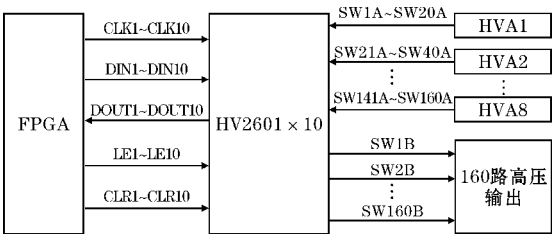


图 7 模拟开关电路硬件连接图

2.4 高压放大电路设计

单路高压放大器如图 8 所示,高压放大电路采用三级放大的方式,选用双通道运放 LM158 实现前两级放大电路,其中第一级为电压跟随器,起到增大输入电阻的作用^[10],第二级构成同相加法电路。第三级放大电路由两个三极管 2SK1835 构成,为共射—共集组合放大电路。前两级放大电路和第三级放大电路的耦合方式为光电耦合,通过器件 HCPL4562 实现,光电耦合器的共模抑制比很大,具有很好地抑制干扰并消除噪声的效果^[11]。

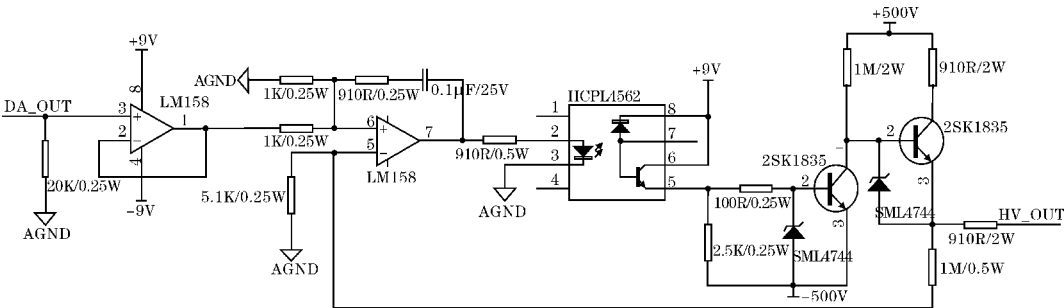


图 8 高压放大电路

经过三级放大,最终实现将 $-5\sim5\text{ V}$ 电压放大到 $-500\sim500\text{ V}$ 驱动压电陶瓷形变。

3 软件流程设计

3.1 以太网接收部分软件设计

系统上电后首先进行时钟、FSMC 总线、以太网控

制器 W5300 等的初始化,之后等待上位机向高压放大板发送数据帧。收到数据帧后,判断帧类型,并通过解析帧头和帧尾来判断其是否完整,相应回复主机正确或错误的应答帧,帧格式见表 1~4。若数据帧完整无误,根据判断出来的帧类型,解析数据帧中 160 通道 D/A 或时间控制参数数据,并将其通过 FSMC 总线发送到 FPGA。该部分流程图如图 9 所示。

表 1 单通道测试帧格式

0 字节	1 字节	2~3 字节	4~5 字节	6~7 字节
0x5A	0x4E	通道序号	通道 DA 数据	全部 0xFF

表 2 循环扫描帧格式

0 字节	1 字节	2~321 字节	322~359 字节
0x5A	0x42	0~159 通道数据	全部 0xFF

表 3 扫描时间参数设置帧格式

0 字节	1 字节	2~3 字节	4~5 字节	6~7 字节	8~11 字节
0x5A	0x50	DA 转换时间	开关打开时间(T_{on})	开关关闭时间(T_{off})	全部 0xFF

表 4 应答帧格式

0 字节	1 字节	2 字节	3 字节
0xA5	0x42	正确为 0x00 错误为 0x88	0xFF

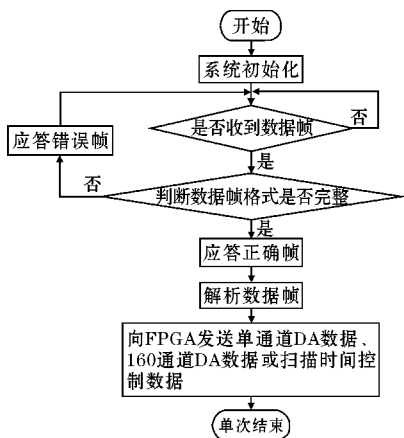


图9 以太网数据接收流程图

3.2 数模转换和高压放大部分控制时序

FPGA 通过 FSMC 总线接收到来自 STM32 的 3 种类型的数据,如果数据是单通道测试数据,FPGA 只需要根据接收到的通道序号控制 DAC 相应的通道进行数模转换,并把对应的模拟开关打开,即可输出指定的电压;如果数据是扫描时间参数设置,FPGA 相应更新内部时间寄存器。这两种模式控制较简单,下面对循环扫描的控制方式进行详细描述。

图 10 为在高压开关控制下,某通道高压放大器输出与压电陶瓷负载电压之间的关系,当高压放大器的输出电压 V_1 稳定后,打开开关 SW1,此时通道 1 的压电陶瓷处于充电状态,经过 T_{on} 的时间将开关断开,充电结束,压电陶瓷开始缓慢放电, T_{sw} 后对通道 2 的压电陶瓷进行相同的操作,当 20 通道的压电陶瓷全部充电一轮后,开始新一轮的充电,循环操作以保证每一通道的压电陶瓷上的电压稳定。

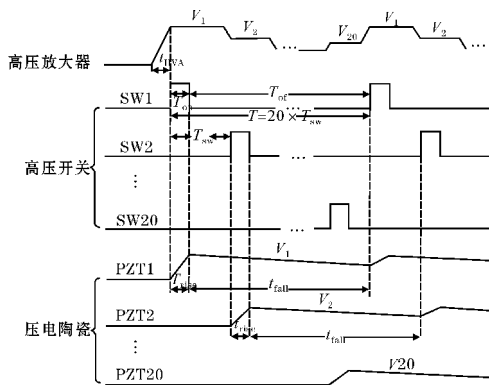


图10 循环扫描时序图

3.3 扫描时间参数设置的必要性

高压放大器的电压保持能力直接反映在压电陶瓷形变保持能力上,是评价压电陶瓷形变精度的重要参考。压电陶瓷对驱动电源来说呈现容性负载特性^[12],

值得注意的是,压电陶瓷充电迅速,持续时间一般为微秒级,而放电时间却很长,通常为充电时间的数千倍,达到毫秒级,甚至秒级,这意味着短时间内的放电过程几乎不会对压电陶瓷的形变造成影响^[10]。

压电陶瓷的充放电过程由模拟开关的状态决定,如果开关打开时间过短,压电陶瓷充电没到预设电压就已经开始放电;如果开关断开时间持续过长,这意味着压电陶瓷放电时间过长,这两种情况都会导致电压的不准确,因此开关打开后和断开后的持续时间格外重要。

HMS Georgiou 等^[13]指出,压电陶瓷充放电特性可用 RC 电路来描述,如图 11 所示。

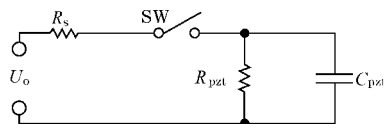


图11 循环扫描时序图

压电陶瓷等效为泄露电阻 R_{pzt} 和电容 C_{pzt} 的并联,高压放大器等效为电压源 U_o 和内阻 R_s ,电容 C_{pzt} 的充电和放电动态过程为

$$U_c(t) = U_o(1 - e^{-\frac{t}{\tau_{充}}}) \quad (2)$$

$$U_c(t) = U_o e^{-\frac{t}{\tau_{放}}} \quad (3)$$

其中 $\tau_{充}$ 和 $\tau_{放}$ 分别为充电和放电的时间常数,当 $R_{pzt} \gg R_s$ 时,两者可分别表示为

$$\tau_{充} = R_s C_{pzt} \quad (4)$$

$$\tau_{放} = R_{pzt} C_{pzt} \quad (5)$$

以 PZT(锆钛酸铅压电陶瓷)为例,设 R_{pzt} 为 1 M Ω , C_{pzt} 为 100 nF,高压放大器输出电压 U_o 为 50 V,内阻 R_s 为 100 Ω ,经过计算可得其充满电时间和完全放电时间分别为 50 μ s ($t = 5\tau_{充}$) 和 500 ms ($t = 5\tau_{放}$)。王涛等^[14]给出 PZT 的压电敏感系数 K 为 10 nm/V,当 PZT 位移长度为 200 nm 时,为了将压电陶瓷位移误差控制在 1% 以内,经过计算充电时间不能少于 5.1 μ s,放电时间不能大于 400 μ s。

4 功能测试

分别对单通道和循环扫描两种模式下电压输出进行测试。高压放大板供电采用稳压电源 APS3003S-3D,数字万用表采用 UNI-T 39A+,分辨率为 1 mV,用来显示电压值,示波器采用 tektronix DPO 4032,用来显示循环扫描模式下压电陶瓷上充放电波形。

由于在单通道模式下电压输出恒定,对 160 通道电压输出稳定性进行测试(未接压电陶瓷负载)。出

于用电安全考虑,发送命令限定 DA 输出 $-0.5 \sim 0.5 \text{ V}$ (即放大后电压 $-50 \sim 50 \text{ V}$),由于实际信号采集容易受到外界的干扰,为测试系统的长期稳定性,每隔个半小时测量一次数据,总共采集 3 次,取平均值,记录 DA 输出电压和高压放大后的电压,再与命令中所对应输出的理论电压进行比较,计算出绝对误差和相对误差,

两者定义如下^[15]:

$$\delta = |\bar{V}_o - V_t|$$

(6)

$$\varepsilon = \frac{\delta}{V_t}$$

(7)

其中 V_t 为理论电压, V_o 为实际测得的电压,测试结果如表 5 所示。

表 5 测试数据表

通道数	理论 DA 输出电压/V	实际 DA 输出电压/V	理论放大输出电压/V	实际放大输出电压/V	绝对误差/V	相对误差/%
1	-0.5	-0.491	-50	-47.50	1.5	3
2	-0.4	-0.398	-40	-39.01	0.99	2.48
3	-0.3	-0.283	-30	-29.15	0.85	2.83
4	-0.2	-0.196	-20	-19.77	0.23	1.15
5	-0.1	-0.094	-10	-9.90	0.08	0.8
6	0.1	0.105	10	10.23	0.23	2.3
7	0.2	0.200	20	20.57	0.57	2.85
8	0.3	0.299	30	31.15	1.15	3.83
9	0.4	0.400	40	38.97	1.03	2.58
10	0.5	0.476	50	47.32	1.68	3.36

经过分析,单通道模式下放大后输出的电压和理论电压相差较小,多次的测量数据表明,当 DA 输出范围限制 $-0.5 \sim 0.5 \text{ V}$ 时放大后的电压误差在 5% 以内。

对循环扫描模式下压电陶瓷充放电进行测试,固定 DA 输出 -0.3 V 电压接示波器通道 2 (蓝色),放大

100 倍后驱动压电陶瓷,同时接示波器的通道 1 (黄色),其中通道 1 每格表示电压 10 V,通道 2 每格表示 100 mV。通过命令改变 T_{on} 和 T_{off} 的数值,实现对压电陶瓷充放电时间的控制,观察压电陶瓷驱动电压波形,如图 12 所示。

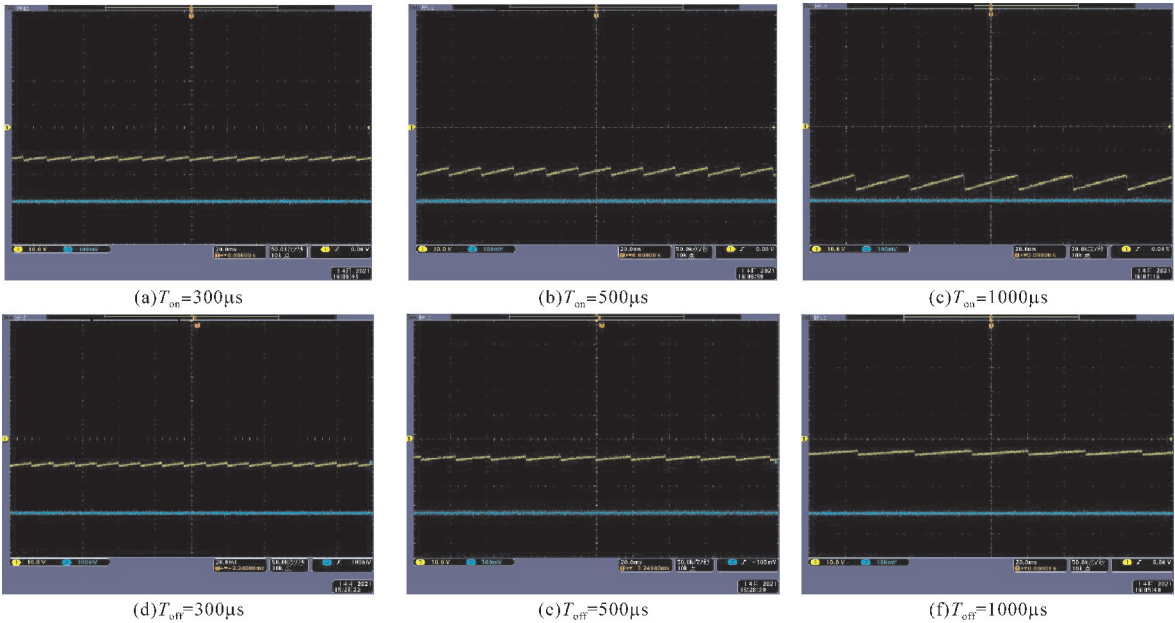


图 12 循环扫描模式电压输出波形

从图 12 可以看出,DA 输出电压基本保持稳定,而压电陶瓷驱动电压随着充放电过程而不断波动,呈现充电迅速、放电缓慢的特点。当增大 T_{on} 时,随着压电

陶瓷充电时间的增加,电压更加接近理论放大电压 (-30 V);当增大 T_{off} 时,即增大压电陶瓷放电时间,电压更接近 0 V ,因此可以通过合理调整压电陶瓷充放电

时间实现最理想的输出。

5 结束语

提出一种以太网控制高压放大板的设计方案,分模块给出硬件连接图,对软件设计流程进行阐述。首先,设计结合 STM32 和 FPGA 各自的优势和特点,利用 STM32 中的 FSMC 接口实现对以太网的控制,同时解决 STM32 与 W5300 和 FPGA 之间复杂的通信时序问题;利用 FPGA 灵活的逻辑可操作性,实现 160 通道电压输出实时性的难题。然后,设计一种三级高压放大电路,实现电压百倍的放大。之后,根据压电陶瓷的充放电特点,提出一种循环扫描的控制高压放大的方式,弥补了传统高压放大器功耗高、体积大的缺点。最后,通过对本设计中的高压放大板功能测试,验证本系统具有结构简单、操作方便和稳定度高的特点。

参考文献:

- [1] 吴金根,高翔宇,陈建国,等. 高温压电材料、器件与应用[J]. 物理学报,2018,67(20):10-39.
- [2] 胡域. 基于 DSP 的压电陶瓷驱动电源设计[D]. 绵阳:西南科技大学,2020.
- [3] 吴薇. 程控可调压电陶瓷驱动电源系统设计[J]. 仪器仪表用户,2020,27(8):20-23.
- [4] 范伟,余晓芬. 基于 PCI-7464 采集卡的多通道压电陶瓷驱动电源的研制[J]. 湖北汽车工业学院学报,2009,23(2):21-23.

- [5] 杨淦光,徐德好. 多通道高精度压电陶瓷电源的研制[J]. 中国仪器仪表,2009(6):88-89.
- [6] 曹彬乾,程远增,杨青. 基于 STM32+FPGA 的数据采集系统的设计[J]. 计算机工程与设计,2014,35(4):1231-1235.
- [7] 刘永峰,邹逢兴. 嵌入式系统的网络接口模块设计[J]. 兵工自动化,2006(2):49-51.
- [8] 杨腾. 基于 FPGA 的应用于 STM32 的 SDRAM 控制器设计方案[J]. 智库时代,2019(7):254-257.
- [9] 张晓威,苏淑靖. 基于 FPGA 的高速高精度数据采集系统的设计[J]. 仪表技术与传感器,2016(1):70-72+75.
- [10] 程开富. 光电耦合器的发展及应用[J]. 国外电子元件,2002(1):64-66.
- [11] 赵树军. CMOS 轨到轨电压跟随器的设计及优化[J]. 黑龙江工程学院学报(自然科学版),2013,27(2):61-64.
- [12] 单博. 压电陶瓷微位移驱动控制技术研究[D]. 哈尔滨:哈尔滨工业大学,2010.
- [13] Georgiou H, Mrad R B. Experimental and theoretical assessment of PZT modeled as RC circuit subject to variable voltage excitations[J]. Mechatronics,2004,14(6):667-674.
- [14] 王涛,王晓东,王立鼎. 压电陶瓷快速响应特性与应用研究[J]. 传感技术学报,2009,22(6):785-789.
- [15] 周明昌,闫洁,刘敬威. 检测与计量[M]. 北京:化学工业出版社,2004.

Design of a Multi-channel High Voltage Amplifier System based on Ethernet

GUAN Yu, LI Xuehua, HE Chenjun, CHEN Jun, LI Minghua

(College of Electronic Engineering, Chengdu University of Information Technology, Chengdu 610225, China)

Abstract: Aiming at resolving the inflexibility, non-real-time and high power consumption in the multi-channel piezoelectric ceramic drive system, a high-voltage amplifier system design scheme based on Ethernet which can realize real-time multi-channel voltage output is proposed. This system adopts the control mode of mutual cooperation of STM32 and FPGA, and uses a STM32 chip characterized by its convenient operation and abundant peripherals to design and realize the configuration of the Ethernet controller-W5300, so that it can flexibly receive and parse commands from an upper computer. Using the fast parallel processing speed of FPGA, it can operate 8 pieces of digital-to-analog conversion chip-AD5760 and 10 pieces of analog high voltage switch-HV2601 to expand the output to 160 channels. High voltage amplification part adopts a three-stage amplifier circuit to amplify the analog low voltage output by AD5760. The function test of the whole system verifies the feasibility of the scheme.

Keywords: high-voltage amplification; FPGA; STM32; Ethernet; digital to analog conversion; high voltage analog switch