

文章编号: 2096-1618(2024)05-0560-07

一种高精度低功耗带隙基准电压源的设计

王鑫宇¹, 姜丹丹¹, 颜哲²

(1. 成都信息工程大学通信工程学院, 四川 成都 610225; 2. 成都华微电子科技股份有限公司, 四川 成都 610095)

摘要: 基于0.35 μm CMOS工艺, 设计了一种高精度低功耗二阶温度补偿带隙基准电压源。该电路利用双极型晶体管基极-发射极电压的叠加来产生一个二阶温度补偿电压, 并与一阶温度补偿电压加权相加得到一个低温度系数的基准电压。带隙基准电压源内部放大器结构采用折叠型共源共栅放大器来提高带隙基准电压源的精度。电路采用3~3.6 V电压供电, 基准输出电压为1.2555 V左右。仿真结果表明, 在-55 $^{\circ}\text{C}$ ~ 125 $^{\circ}\text{C}$, 典型情况下的温度系数为2.03 ppm/ $^{\circ}\text{C}$, 电路PSRR在低频时可达-78 dB, 整体静态电流只有10.8 μA 。与常规带隙基准电压源电路相比, 该电路具有低功耗、高精度、高电源电压抑制比、宽工作电压和结构简单等优点。

关键词: 带隙基准; 低功耗; 二阶补偿; 低温度系数; 电源抑制比

中图分类号: TN433

文献标志码: A

doi: 10.16836/j.cnki.jcuit.2024.05.007

0 引言

带隙基准电压源是模拟集成电路设计中必不可少的部分, 为其他电路模块提供一个对电源电压和温度的变化不敏感的、明确稳定的电压。它在模拟和数模混合电路中有着广泛的应用, 为其他电路模块提供一个稳定的参考电压, 它的性能直接影响整体电路的性能表现。随着集成电路产品的大规模应用, 对带隙基准电压源的性能提出了更高的要求。不仅要求带隙基准电压源具有更高的精度, 还要具有较低的静态电流消耗, 从而实现低功耗。

传统的一阶带隙基准电压源由双极型晶体管、运算放大器和电阻组成, 实现思路是将具有负温度系数的双极型晶体管的基极-发射极电压 V_{BE} 和具有正温度系数的热电压 V_{T} 加权相加得到零温度系数的带隙基准电压^[1]。在实际应用过程中, 由于双极型晶体管基极-发射极电压 V_{BE} 中不仅有一阶的温度系数, 还有高阶的温度系数, 所以传统的一阶温度补偿的带隙基准电压源电路很难满足现阶段各种电路对于高精度的要求。为设计更优、温度系数更低的带隙基准电压源, 采用多种技术来改善其性能。其中, 利用MOS管的亚阈值区的漏电流, 并结合一阶温度补偿, 以达到降低温度系数的目的。然而, 由于其本身的特性, 得到的带隙基准电压源的温度系数并不理想^[2]。通过将两个带隙基准电压源模块产生的相反曲率进行叠加的方式给电路引入更大的功耗^[3]。而对不同温度范围内的曲率进行分段温度补偿这种方法虽然会得到更低的温度

系数, 但受不同电压的影响较大, 并不适合作为宽电源电压范围内的高精度带隙基准电压源, 同时功耗也比较高^[4]。

针对以上问题, 设计了一款高精度、低功耗的带隙基准电压源。通过将一阶电流引入到双极型晶体管的集电极, 再利用两个双极型晶体管基极-发射极电压 V_{BE} 的叠加, 得到一个具有二阶温度系数的补偿电流^[5]。在由两个电阻组成的输出回路的两端分别引入一阶温度补偿电流和二阶温度补偿电流, 通过调整两个电阻的阻值大小, 实现二阶温度补偿, 以此达到带隙基准电压源高精度的要求。除此之外, 电路采用了折叠型共源共栅运放, 进一步提高基准电压源的精度。同时, 折叠式运放和单级运放相比, 有更高的速度和更好的稳定性。最后再通过控制每个电流通路的静态电流, 使带隙基准电压源的整体功耗维持在较低的水平, 从而达到带隙基准电压源对于低功耗的要求。

1 带隙基准的工作原理

传统的带隙基准电压源通过利用双极型晶体管基极-发射极电压 V_{BE} , 具有负温度系数和不同电流密度的双极型晶体管基极-发射极电压 V_{BE} 的差值成正温度系数的特性, 产生正温度系数电流和负温度系数电流, 进行加权叠加后, 再通过调整相关电阻的阻值大小实现一个与温度无关的基准电压^[6]。该带隙基准电压源电路的电路结构图如图1所示。

传统带隙基准电路由PMOS管 $M_1 \sim M_3$, 电阻 $R_{01} \sim R_{02}$, 电阻 $R_1 \sim R_2$, 双极型晶体管 $Q_1 \sim Q_3$, 以及运算放大器OPA组成。

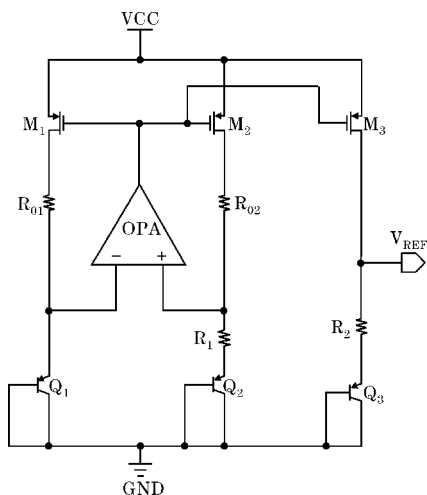


图1 传统带隙基准电压源结构

在这种结构中,设置双极型晶体管 Q_2 的发射极面积是 Q_1 的 n 倍,所以通过每个晶体管的电流密度的大小不同,双极型晶体管 Q_1 与 Q_2 的基极-发射极电压 V_{BE} 的差值呈正温度系数。单个双极型晶体管的 V_{BE} 成负温度系数,将其进行加权相加后,就可以得到一个与温度无关的基准电压 V_{REF} 。其中 R_{01} 和 R_{02} 阻值相等,通过改变电阻值来改变其两端产生的电压,从而减小 M_1 和 M_2 的源漏电压,并降低沟道调制效应对电流的影响^[7],提高电流 I_1 和 I_2 的匹配度。因为 M_1 和 M_2 的管子尺寸相同,所以:

$$I_1 = I_2 = \frac{V_{BE1} - V_{BE2}}{R_1} = \frac{V_T \ln n}{R_1} \quad (1)$$

式中, $V_T = KT/Q$, 这里 K 为玻尔兹曼常数, Q 为电荷, T 为温度。通过调整 M_3 与 M_1 、 M_2 的尺寸可以得到特定幅值下的 PTAT 电流,此处令 $M_3: M_1(M_2) = M:1$, 即 $I_3 = MI_1$ 。

由于运放 OPA 正向输入端与反向输入端其输入电压相等(放大器增益相对较大时,其虚短特性更强,失调电压小,两端电压相等),此时可以得到 V_{REF} :

$$\begin{aligned} V_{REF} &= V_{BE3} + I_3 R_2 \\ &= V_{BE3} + MI_1 R_2 \end{aligned}$$

$$\begin{aligned} &= V_{BE3} + M \frac{V_{BE1} - V_{BE2}}{R_1} R_2 \\ &= V_{BE3} + M \frac{R_2}{R_1} V_T \ln n \end{aligned} \quad (2)$$

双极型晶体管基极-发射极电压 V_{BE} , 可表示:

$$V_{BE}(T) = V_{g0} - \frac{T}{T_0} [V_{g0} - V_{BE}(T_0)] - (\beta - \alpha) V_T \ln \left(\frac{T}{T_0} \right) \quad (3)$$

式中: V_{g0} 为硅的带隙电压,它不会随着温度的变化而变化; T_0 为参考温度,通常被设定在 300 K; β 是受工艺影响的常数; α 为偏置电流的指数温度系数^[8]。

从式(3)中可以看出, V_{BE} 中存在高阶的温度项,对该高阶项进行分解可以得到:

$$V_T \ln \left(\frac{T}{T_0} \right) \approx \frac{k}{q} T \left[\left(\frac{T}{T_0} - 1 \right) - \frac{1}{2} \left(\frac{T}{T_0} - 1 \right)^2 + \frac{1}{3} \left(\frac{T}{T_0} - 1 \right)^3 \right] \quad (4)$$

可以看出,在 V_{BE} 的高阶温度项中,二次项的影响是最大的。对式(4)保留二次项,并与式(2)、(3)联立,可得:

$$\begin{aligned} V_{REF} &= V_{BE3} + I_3 R_2 \\ &= V_{g0} - \frac{T}{T_0} [V_{g0} - V_{BE3}(T_0)] - (\beta - \alpha) \frac{k}{q} T \left(\frac{T}{T_0} - 1 \right) + \\ &\quad M \frac{R_2}{R_1} V_T \ln n \end{aligned} \quad (5)$$

式中, V_{BE3} 具有负温度系数,电流 I_3 具有正温度系数,所以可以通过适当调节 R_1 与 R_2 阻值的比例关系,使 V_{REF} 有良好的零温度系数。传统的带隙基准电压源结构可以消除一阶温度项的影响,但是并没有对二阶温度项进行补偿,所以为得到更高的精度,需要对二阶温度项进行补偿。

2 带隙基准的设计

本文设计的带隙基准电压源电路通过一阶温度补偿电路、偏置电路、运算放大器、启动电路、输出电路以及二阶温度补偿电路来实现,该电路的整体结构图如图2所示。

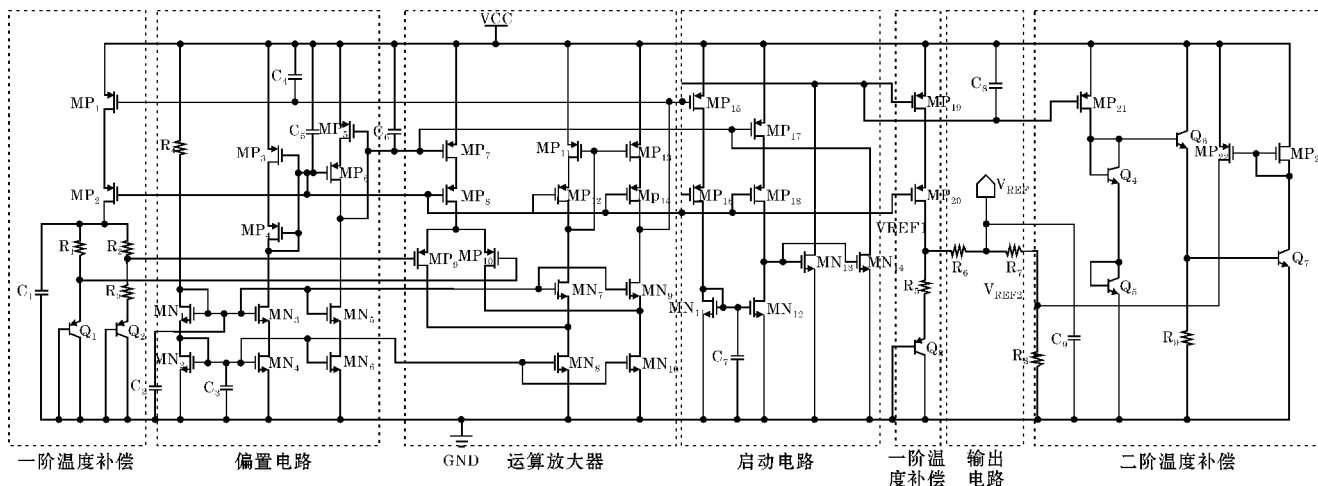


图2 设计的带隙基准电压源电路图

2.1 启动电路和偏置电路

为使带隙基准电压源电路在电源电压从0开始完成上电时能够驱使带隙基准电压源电路摆脱简并偏置点并进行正常工作,启动电路的重要性不容忽视。

如图2所示, $MN_1 \sim MN_6, MP_3 \sim MP_6, R_4$ 构成一个偏置电路。偏置电路可以为后面的折叠式运放、电流比较器等模块提供偏置。 MN_2, MN_4, MN_6 构成了电流镜结构,通过设置相应的尺寸可以得到想要的支路电流。电路初始状态,所有电压均为0,随着上电过程中 V_{CC} 的上升,当 V_{CC} 达到一定电压时,自偏置结构产生通路,当偏置电压达到 MP_{17}, MP_{18} 的阈值电压时 MP_{17}, MP_{18} 开启, MN_{13} 栅压跟随电源电压。当达到 MN_{13} 管阈值电压时, MN_{13} 弱下拉管开启,启动电路工作,驱使带隙基准电压源电路摆脱简并偏置点,并开始工作。当带隙基准电压源电路正常工作后,产生 PTAT 电流,该电流被电流镜镜像到电流比较器中比较输出低电平,控制 MN_{13} 管关闭,启动电路结束工作。

2.2 温度补偿电路

为减少温度的变化对基准电压的影响,获得低温度系数的带隙基准电压源,需要对带隙基准电压源电路进行温度补偿,一阶温度补偿能够降低带隙基准电压源电路的温度系数,从而提供更准确的基础电压。一阶温度补偿的基本原理是将具有负温度系数的晶体管基极-发射极电压 V_{BE} 与具有正温度系数的 V_T 加权叠加来进行一阶温度补偿,从而降低温度的波动,提升基准电压的准确性,得到一个低温度系数的一阶温度补偿电压 V_{REF1} :

$$V_{REF1} = V_{BE} + \lambda V_T \quad (6)$$

式中 λ 为温度补偿系数。

对一阶温度补偿:当带隙基准电路摆脱平衡态,开始工作时,带隙基准电路中 Q_1 与 Q_2 晶体管两支路的电流比例由电阻 R_1 与 R_2 来定义,折叠式运放正向输入端与反向输入端其输入电压近似相等,即电阻 R_1 与 R_2 电阻两端压降相等, R_1 与 R_2 阻值相等(也可成比例),则流过 Q_1, Q_2 晶体管的电流相等 $1:1$,两晶体管面积之比为 $n:1$,但其通过每个晶体管电流密度不同,其 V_{BE} 的差值成正温度系数,此时产生 PTAT(正温度系数)电流 $I_1 = I_2$:

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T \ln n = I_1 R_3 \quad (7)$$

从式(7)可以看出, I_1 的大小由 $V_T \ln n / R_3$ 决定(应该控制该值的大小以确保 Q_1 与 Q_2 管始终工作在放大区), $I = I_1 + I_2 = 2I_1$ 。由于双极型晶体管的基极-发射极电压 V_{BE} 是一个与温度呈负温度系数的电压,由两个

晶体管 Q_1 与 Q_2 的基极-发射极电压 V_{BE} 的差值施加在电阻 R_3 上所产生的正温度系数的 PTAT 电流通过电流镜结构,由 MP_1 镜像复制到 MP_{19} ,该电流流经 R_5 在 R_5 两端形成一个正温度系数的电压,再通过与 Q_3 的负温度系数的电压 V_{BE} 加权相加得到一阶温度补偿的 V_{REF1} 基准电压:

$$\begin{aligned} V_{REF1} &= V_{BE3} + I_3 R_5 \\ &= V_{BE3} + M \frac{R_5}{R_3} V_T \ln n \end{aligned} \quad (8)$$

式中 $MP_{19}:MP_1 = M:1$,即 $I_3 = MI$ 。 R_3 与 R_5 应当适当调整比例,使 V_{REF} 有良好的零温度系数,所以要对 R_3 与 R_5 进行相应的设置,较大的 W 值可以减小失配的影响使工艺误差缩减到最低,增加芯片可靠性。

由式(3)可知由于 V_{BE} 存在高阶温度项,这种传统的带隙结构难以充分补偿这种高阶的温度项,导致 V_{REF1} 在低温区会出现上升趋势,在高温区会出现下降趋势。因此,为抵消这种影响,减小温度的变化所引起的基准电压的变化,在一阶温度补偿的基础上,还要增加二阶温度补偿电路来对带隙基准电压源电路进行二阶温度补偿。二阶温度补偿的原理在于产生一个二阶的温度项电压 V_{REF2} ,通过调整其比例与一阶温度补偿电压 V_{REF1} 进行加权相加,最后得到一个具有更低的温度系数的带隙基准输出电压 V_{REF} :

$$\begin{aligned} V_{REF} &= V_{REF1} + \gamma V_{REF2} \\ &= V_{BE} + \lambda V_T + \gamma V_{REF2} \end{aligned} \quad (9)$$

二阶补偿电路由 $MP_{21} \sim MP_{23}, Q_4 \sim Q_7$ 和 R_9 构成,由图2可知,晶体管 Q_6 的集电极电流为

$$\begin{aligned} I_{C6} &= I_s \cdot \exp\left(\frac{V_{BE6}}{V_T}\right) \\ &= I_s \cdot \exp\left(\frac{V_{B6} - V_{BE7}}{V_T}\right) \\ &= I_s \cdot \exp\left(\frac{V_{BE4} + V_{BE5} - V_{BE7}}{V_T}\right) \\ &= \frac{I_s \cdot \exp\left(\frac{V_{BE4}}{V_T}\right) \cdot I_s \cdot \exp\left(\frac{V_{BE5}}{V_T}\right)}{I_s \cdot \exp\left(\frac{V_{BE7}}{V_T}\right)} \end{aligned} \quad (10)$$

设置 MP_{21} 和 MP_{19} 的尺寸相等,则流过 MP_{21} 与 MP_{19} 的电流相等,即:

$$I_3 = I_4 \quad (11)$$

所以,联立式(10)可得:

$$I_{C6} = \frac{I_4^2}{I_{C7}} \quad (12)$$

即:

$$I_{C7} = \frac{I_4^2}{I_{C6}} = \frac{I_4^2 R_9}{V_{BE7}} \quad (13)$$

由式(13)可以得到一个和温度呈二阶关系的电流,由于该电流是晶体管 Q_7 的集电极电流,所以可以利用 MP_{22} 与 MP_{23} 组成的电流镜结构实现该电流的复制。设置 R_7 远大于 R_8 ,此时该二阶补偿电流几乎全部从电阻 R_8 上流过,便可得到一个二阶温度补偿的 V_{REF2} 基准电压:

$$V_{REF2} = I_{C7} R_8 = \frac{I_4^2 R_9}{V_{BE7}} R_8 \quad (14)$$

由式(8)可得:

$$I_3 = M \frac{V_T \ln n}{R_3} = I_4 \quad (15)$$

将式(15)代入式(14)可得二阶温度补偿的 V_{REF2} 基准电压为:

$$V_{REF2} = \frac{I_4^2 R_9}{V_{BE7}} R_8 = M^2 \frac{V_T^2 (\ln n)^2 R_8 R_9}{R_3^2 V_{BE7}} \quad (16)$$

2.3 运算放大器

在带隙基准电压源电路的设计中,运算放大器的主要作用是钳位,利用其虚短特性令运算放大器两个输入端的电压近似相等。为了达到这个目的,选择合适的运放变得尤为重要。一般来说,增益越高的运放拥有越好的电源电压抑制性能,并且可以更好地提高带隙基准电压源的精度。此外,高增益运放还具备较好的带宽,可以使带隙基准电压源工作在更宽的频率范围中,并且具备较强的抗干扰能力。

对于高精度的带隙基准电压源来说,高增益的运放是其实现的关键,但是,增益的提高往往会牺牲电路的其他性能,因此,在提升电路增益的同时,也需要考虑到芯片面积的扩大以及功耗的增加。对于本文设计的高精度低功耗的带隙基准电压源来说,芯片面积的扩大以及功耗的增加是不希望出现的。普通的差分运算放大器的增益比较小,为实现高精度的带隙基准电压,所以并不适合作为带隙基准电压源中的运放。为提高运算放大器的增益,以往的带隙基准电压源电路的设计中一般采用折叠型共源共栅放大器或者两级运算放大器,两级运算放大器的增益虽然比较高,但是其多引入了一个极点,从而导致了更复杂的频率补偿。

综上,本文选用的运放是折叠型共源共栅运放,只需要增大一些输入晶体管的栅长,就可以得到一个高增益的运放,而不需要增加太多功耗。同时,折叠式运放和两级运放相比,有更高的速度和更好的稳定性。

如图2所示, MP_9 和 MP_{10} 为输入差分对管并与 $MN_7 \sim MN_{10}$ 构成折叠型共源共栅放大器结构, $MP_{11} \sim MP_{14}$ 构成负载,该折叠型共源共栅放大器的增益 A_V 为

$$A_V = -g_{MP10} \left\{ \frac{[g_{MN9} r_{ON9} (r_{ON10} // r_{OP10})]}{g_{MP14} r_{OP14} r_{OP13}} \right\} \quad (17)$$

此外,运放工作时,应当使之有良好的稳定性与增益,通过对 R_1 、 R_2 数值的调整,得到适宜的尾电流,调整好各管的静态工作点,使运放各管工作在良好的饱和区。

2.4 输出电路

如图2所示,带隙基准电压源的输出电路由电阻 R_6 、 R_7 组成,一阶温度补偿电压 V_{REF1} 与二阶温度补偿电压 V_{REF2} 分别连接在输出电路的两端,带隙基准电压 V_{REF} 在电阻 R_6 与电阻 R_7 之间输出,通过调整电阻 R_6 与电阻 R_7 的大小,可以调整输出电压 V_{REF} 的精度。为达到最佳的温度补偿效果,需要对这些电阻的阻值进行合理的设计与调整。由于一阶温度补偿电压 V_{REF1} 与二阶温度补偿电压 V_{REF2} 的补偿思路并不相同,所以它们随温度变化的曲线并不相同,在 V_{REF1} 与 V_{REF1} 之间存在一个小的压降,导致输出回路中有一个小的电流从电阻 R_6 与电阻 R_7 上流过,从而减小 V_{REF1} 与 V_{REF1} 之间的压差,输出一个受温度影响更小的、精度更高的基准电压 V_{REF} :

$$\begin{aligned} V_{REF} &= V_{REF1} - R_6 \frac{V_{REF1} - V_{REF2}}{R_6 + R_7} \\ &= \frac{V_{REF1} R_7 + V_{REF2} R_6}{R_6 + R_7} \\ &= m V_{REF1} + (1-m) V_{REF2} \end{aligned} \quad (18)$$

式中, $m = R_7 / (R_6 + R_7)$ 。将式(8)、式(16)代入式(18)中,得:

$$\begin{aligned} V_{REF} &= m \left(V_{BE3} + M \frac{R_5}{R_3} V_T \ln n \right) \\ &\quad + (1-m) M^2 \frac{V_T^2 (\ln n)^2 R_8 R_9}{R_3^2 V_{BE7}} \end{aligned} \quad (19)$$

式(19)即为带隙基准电压源输出的基准电压 V_{REF} ,令 $V_T = kT/q$,从而可以进一步得出 V_{REF} 与温度 T 之间的关系表达式:

$$\begin{aligned} V_{REF} &= m \left(V_{BE3} + M \frac{R_5 k T}{R_3 q} \ln n \right) \\ &\quad + (1-m) M^2 \frac{k^2 T^2 (\ln n)^2 R_8 R_9}{q^2 R_3^2 V_{BE7}} \end{aligned} \quad (20)$$

从式(20)中可以看出,带隙基准输出电压 V_{REF} 的温度系数由电阻 R_3 、 R_5 、 R_6 、 R_7 、 R_8 、 R_9 的值的大小控制。因此,为得到一个对温度不敏感的、低温度系数的基准输出电压,需要根据式中的约束关系来调整电阻值,这样就可以得到一个几乎不受温度影响的高精度的基准输出电压。除此之外,电路中还使用了大量的

电容来对电源噪声进行电源噪声抑制,使带隙基准电压源电路的性能更加良好。

3 仿真结果与分析

本文基于0.35 μm CMOS 工艺完成带隙基准电压源电路的设计与仿真验证。图3为TT工艺角,在电源电压为3.3 V,扫描温度为 $-55\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$ 时,未进行二阶温度补偿的带隙基准电压源输出电压 V_{REF1} 。未对带隙基准电压进行二阶温度补偿时,它在低温时具有较高的正温度系数,而在高温时具有较高的负温度系数。未进行二阶温度补偿时的输出电压为1.2566725 ~ 1.2528194 V,共变化了3.8531 mV。由式(21)计算该电路的温度系数,经计算,其温度系数为17.06 ppm/ $^{\circ}\text{C}$ 。

$$TC = \frac{V_{\text{Max}} - V_{\text{Min}}}{V_{\text{REF}}(T_{\text{Max}} - T_{\text{Min}})} \times 10^6 \quad (21)$$

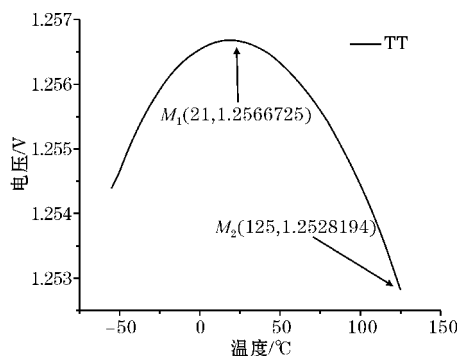


图3 一阶温度补偿电压的温度特性曲线

图4是TT工艺角,在电源电压为3.3 V时,进行二阶温度补偿后的带隙基准电压源输出电压 V_{REF} 。二阶温度补偿电压是温度的平方函数,在低温段,负温度系数会比正温度系数高,而在高温段,正温度系数会比负温度系数高,这与未经二阶温度补偿的基准电压的温度特性完全相反。从图4可以看出,经过二阶温度补偿后的带隙基准电压的温度系数明显好于未补偿前,二阶温度补偿后的输出电压是1.2557524 ~ 1.2553145 V,共变化了0.4379 mV。经计算,温度系数为1.94 ppm/ $^{\circ}\text{C}$ 。

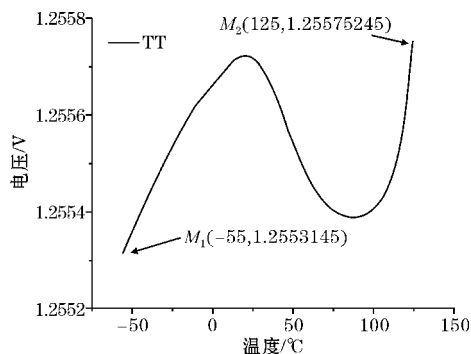


图4 二阶温度补偿电压的温度特性曲线

图5是不同工艺角下,且电源电压为3.3 V时,所对应的基准电压 V_{REF} 。图中,TT为典型工艺角,FF为快工艺角,SS为慢工艺角,由图5知,基准电压 V_{REF} 在3种不同的工艺角下都有良好的温度系数。

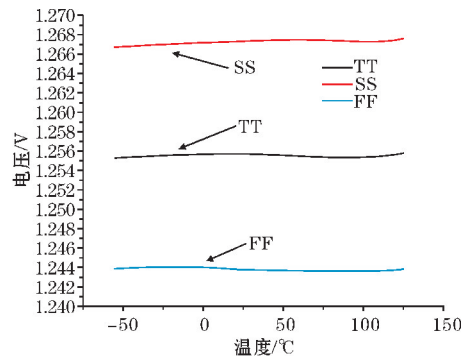


图5 不同工艺下的温度系数特性曲线

图6是该带隙基准电压源电路在正常工作的电源电压范围内的线性调整率仿真曲线,仿真温度设置为25 $^{\circ}\text{C}$ 。当电源电压为3 ~ 3.6 V时,基准输出电压非常稳定,所以本文设计的带隙基准电压源可以满足在3 ~ 3.6 V时正常工作的设计要求。

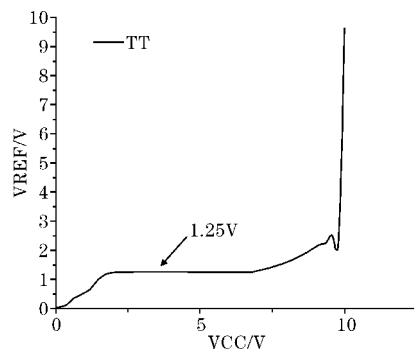


图6 带隙基准电压源线性调整率仿真曲线

带隙基准电压源的PSRR特性如图7所示,可以看出,低频下,电源抑制比可达到-78 dB,而在100 kHz的频率下,其抑制比也不会大于-60 dB,这表明该电路可以很好地抑制电源波动对基准电压的影响。

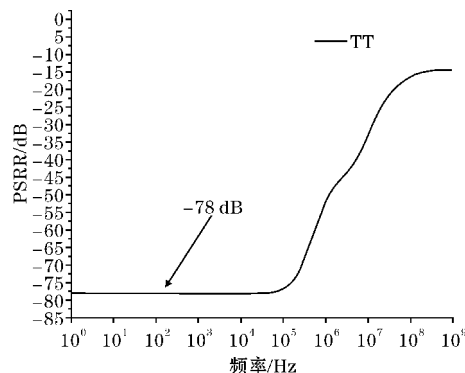


图7 带隙基准电压源抑制比仿真曲线

带隙基准电压源电路整体电路如图 8 所示,版图的长为 $570\text{ }\mu\text{m}$,宽为 $354\text{ }\mu\text{m}$ 。图 9 为版图后仿在 3.3 V 电源电压、TT 工艺角情况下得到的带隙基准电压源输出电压 V_{REF} ,后仿结果表明,在 3.3 V 电源电压、TT 工艺角的情况下输出电压为 $1.2557363\sim 1.2552776\text{ V}$,共变化了 0.645 mV 。经计算,其温度系数为 $2.03\text{ ppm}/^{\circ}\text{C}$ 。

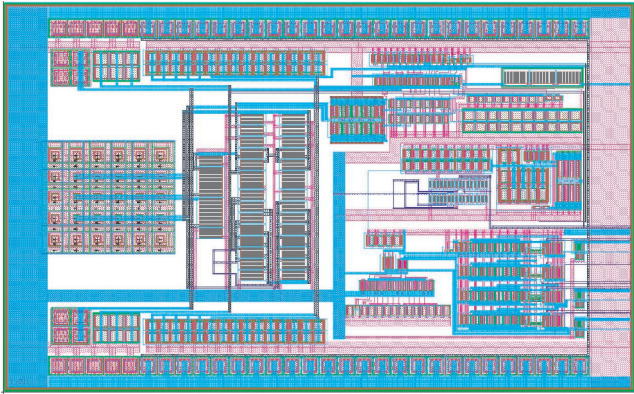


图 8 本文设计的带隙基准电压源电路的版图

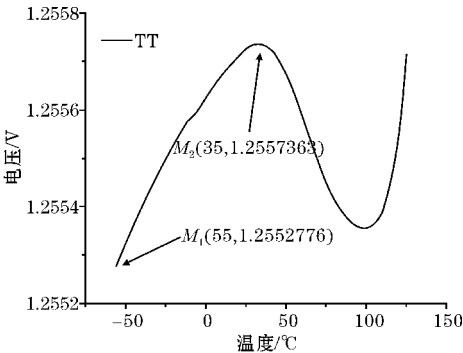


图 9 二阶温度补偿电压的温度特性曲线(后仿真)

此外,电路具有较低的静态功耗,在 3.3 V 供电电压、 $25\text{ }^{\circ}\text{C}$ 温度条件下,电路的静态电流仅约为 $10.8\text{ }\mu\text{A}$,整体功耗仅约为 $35.64\text{ }\mu\text{W}$ 。

本设计与文献的带隙基准电压源的性能对比见表 1。可以看出,本文电路的温度系数低于文献[8]、文献[9]、文献[10]、文献[11]和文献[12],功耗低于文献[11]和文献[12]。总体来看,该带隙基准电压源电路整体性能良好。

表 1 带隙基准电压源性能比较

性能	文献[8]	文献[9]	文献[10]	文献[11]	文献[12]	本文
工艺/ μm	0.13	0.18	0.13	0.25	0.18	0.35
电源电压/V	5	2.5~5.5	3.0	2.5~5.5	1.8	3.0~3.6
V_{REF}/V	1.209	1.2486	1.210	1.2180	0.9	1.2555
温度范围/ $^{\circ}\text{C}$	-40~130	-40~85	-40~85	-40~125	-40~125	-55~125
温度系数/ $(\times 10^{-6}\cdot^{\circ}\text{C}^{-1})$	4.51	28.40	6.437	15.00	2.8	2.03
PSRR/dB	-58	—	-90.62	-84	-109	-72
功耗/ μA	—	0.15	—	12.8	29	10.8

4 结束语

基于 CMOS $0.35\text{ }\mu\text{m}$ 工艺,设计了一种高精度低功耗的带隙基准电压源电路,具有低功耗、高精度、高电源电压抑制比、宽工作电压和结构简单等优点。内部放大器采用折叠型共源共栅结构,通过增大放大器的增益,从而提高带隙基准电压源的输出电压精度。通过对带隙基准电压源进行二阶温度补偿,利用其电压比例相加来实现低温度系数,实现了较低的温度系数。通过整体电路后仿真,带隙基准电压源在 $3\sim 3.6\text{ V}$ 电源电压工作情况下, $-55\text{ }^{\circ}\text{C}\sim 125\text{ }^{\circ}\text{C}$ 工作状态良好,典型值下输出基准电压约为 1.2555 V ,温度系数为 $2.03\text{ ppm}/^{\circ}\text{C}$ 。通过控制每个电流通路的静态电流,使得带隙基准电压源的整体功耗维持在较低的水平,整体静态电流只有 $10.8\text{ }\mu\text{A}$ 。电路 PSRR 在低频

时可达 -78 dB 。

参考文献:

[1] 毕查德·拉扎维. 模拟 CMOS 集成电路设计[M]. 陈贵灿译. 西安:西安交通大学出版社,2003.

[2] 谢海情,王振宇,曾健平,等. 一种低温漂高电源电压抑制比带隙基准电压源设计[J]. 湖南大学学报(自然科学版),2021,48(8):119-124.

[3] Charalambos M A,Savvas K,Julius G. A novel wide-temperature-range,3.9 ppm/ $^{\circ}\text{C}$ CMOS bandgap reference circuit[J]. IEEE Journal of Solid-State Circuits,2012,47(2):574-581.

[4] 陈杰浩,郭志弘,胡浩. 一种具有高 PSRR 的分段温度补偿带隙基准[J]. 微电子学,2023,53(1):8-13.

- [5] 张冶,吕辉,任佳锐,等.一种低温度系数带隙基准电压源的设计[J].南开大学学报(自然科学版),2023,56(1):13-18.
- [6] 孙帆,黄海波,卢军,等.一种新型的分段曲率补偿带隙基准源设计[J].电子元件与材料,2020,39(1):80-85.
- [7] 王轩,刘洁,赖晓玲,等.一种适用于低压差分信号驱动电路的带隙基准源设计[J].微电子学与计算机,2020,37(2):75-79.
- [8] TSIVIDIS Y P. Accurate analysis of temperature effects in $I_{\text{SUB}}/V_{\text{SUB}}$ characteristics with application to bandgap reference sources[J]. IEEE Journal of Solid-State Circuits, 1980, 15(6):1076-1084.
- [9] 张冶,吕辉,任佳锐,等.一种低温度系数带隙基准电压源的设计[J].南开大学学报(自然科学版),2023,56(1):13-18.
- [10] 王纪鹏.具有失调抑制能力的低功耗带隙基准电路[J].电视技术,2022,46(4):1-6.
- [11] 崔佳旭,李志远,孙艳梅.一种高 PSRR 带隙基准电压源的设计[J].黑龙江大学自然科学学报,2022,39(5):597-603.
- [12] 唐宇,冯全源.一种低温漂低功耗带隙基准的设计[J].电子元件与材料,2014,33(2):35-38.
- [13] 居水荣,朱晓宇,刘锡锋,等.一种高精度低输出电压的带隙基准[J].微电子学,2018,48(2):167-172.

Design of a Band Gap Reference Voltage Source with High Precision and Low Power Consumption

WANG Xinyu¹, JIANG Dandan¹, YAN Zhe²

(1. College of Communication Engineering, Chengdu University of Information Technology, Chengdu 610225, China; 2. Chengdu Hua Microelectronics Technology Co. LTD, Chengdu 610095, China)

Abstract: A 0.35 μm CMOS technology-based bandgap reference voltage source, with both high accuracy and minimal power consumption, is the focus of this abstract. The circuit uses the superposition of basic-emitter voltages of bipolar transistors to generate a second-order temperature-compensated voltage, which is weighted with the first-order temperature-compensated voltage to get a reference voltage with a low temperature coefficient. The folded common-source common-gate amplifier is used to improve the accuracy of the bandgap reference voltage source. The circuit uses the 3-3.6 V voltage supply, the benchmark output voltage is about 1.25 V. Simulation results demonstrate that, in the temperature range of $-55\text{ }^{\circ}\text{C}$ – $125\text{ }^{\circ}\text{C}$, the temperature coefficient is typically 2.68 ppm/ $^{\circ}\text{C}$, with a PSRR of -72 dB at low frequency and a static current of only 10.8 μA . This circuit, in comparison to conventional bandgap reference voltage source circuits, has the benefits of low power consumption, high precision, high power supply voltage suppression ratio, wide operating voltage, and a straightforward design.

Keywords: bandgap reference; low power consumption; second-order compensation; low temperature coefficient; power rejection ratio